



Bundesministerium
für Bildung
und Forschung

Von der Idee zum Chip

EDA – Electronic Design Automation



INNOVATION

Deutschland. Das von morgen.

Impressum

Herausgeber

Bundesministerium für Bildung und Forschung (BMBF)
Referat Publikationen; Internetredaktion
11055 Berlin

Bestellungen

schriftlich an den Herausgeber
Postfach 30 02 35
53182 Bonn
oder per
Tel.: 01805 - 262 302
Fax: 01805 - 262 303 (0,12 Euro/Min. aus de deutschen Festnetz)
E-Mail: books@bmbf.bund.de
Internet: <http://www.bmbf.de>

Redaktion

VDI Technologiezentrum GmbH, Düsseldorf
Dr. Jochen Dreßen, Dr. Carola Haumann
edacentrum, Hannover
Ralf Popp, Niklas Möller, Prof. Dr. Erich Barke

Autor

Dr. Mathias Schulenburg, Köln

Gestaltung

FOCON GmbH, Aachen

Druckerei

BMBF-Hausdruckerei, Bonn

Bonn, Berlin 2005

Gedruckt auf Recyclingpapier

Bildnachweis

Titelbild: edacentrum, Hannover
Seite 4: edacentrum, Hannover
Seite 5 links: Intel Inc., USA (Electronics, Vol. 38, No. 8, 1965), rechts: National Museum of American History, Smithsonian Institution; edacentrum Hannover
Seite 6: edacentrum, Hannover
Seite 7: edacentrum, Hannover
Seite 8: AMD - Advanced Micro Devices, Dresden
Seite 9: Leica Microsystems AG, Wetzlar
Seite 10 oben: edacentrum, Hannover, unten links: LFI, Universität Hannover; mitte: AMD, Dresden, rechts: IMS, Universität Hannover
Seite 11: edacentrum, Hannover
Seite 12-15: edacentrum, Hannover
Seite 16 oben: IMS, Universität Hannover
Seite 16 unten: Tobis Film, „Das 5. Element“ von Luc Besson
Seite 17 oben: Institut für Mikroelektronische Systeme, Universität Hannover; unten: edacentrum, Hannover
Seite 18: Bergerhof Studios, Köln; VDI Technologiezentrum, Düsseldorf
Seite 19 links: National Museum of American History, Smithsonian Institution; rechts: Intel Inc., USA
Seite 20 oben: Infineon Technologies AG, München
Seite 20 unten, links: edacentrum, Hannover; rechts: edacentrum, Hannover; Bergerhof Studios, Köln
Seite 21 IBM Deutschland GmbH, Stuttgart
Seite 22-24: edacentrum, Hannover
Seite 25: Inset: Apple Computer Inc., USA
Seite 26: edacentrum, Hannover
Seite 27: Airbus Press Department, 31707 Blagnac Cedex, France
Seite 28 links: IMS, Universität Hannover, rechts: LFI, Universität Hannover
Seite 29-31: edacentrum, Hannover
Seite 32: DLP, Texas Instruments, USA
Seite 34 rechts: NASA - National Aeronautics and Space Administration, USA
Seite 35 edacentrum, Hannover



Bundesministerium
für Bildung
und Forschung

Von der Idee zum Chip

EDA – Electronic Design Automation

Inhalt

Warum EDA?	4
Wie ein Chip hergestellt wird – Bauten mit winzigen Strukturen	8
Wie ein Chip entworfen wird – Von der Idee zum Maskensatz	12
Allmählich wird es eng – Wie der Chipentwurf zum Flaschenhals wurde	18
Widrigkeiten beim Chipentwurf – Optimierte Lösungen für vertrackte Probleme	21
Im Dschungel der Signale: Analog-, Digital- und Mixed-Signal-Welten	25
EDA und der Standort Deutschland	29
EDA für die Zukunft	32
Glossar	36

Warum EDA?

Seit der Erfindung des Transistors 1947 und der ersten integrierten Schaltung 1956 hat eine rasante Entwicklung ihren Lauf genommen, bei der zuerst Hunderte, dann Tausende, dann Millionen Transistoren auf einem winzigen Halbleiterplättchen verbunden werden.

Aus dem ersten zentimetergrossen Transistor sind mittlerweile eine Milliarde Transistoren mit Strukturgrößen von 65nm geworden, so dass man heutzutage zu Recht von Nanoelektronik redet.

Inzwischen bestimmt die so entstandene Mikro- und Nanoelektronik den Alltag der industrialisierten Länder mit ausgefeilter Unterhaltungselektronik, Handys, digitalen Kameras, Unfallschutzsystemen im Auto und vielem anderen mehr. Daneben existieren zahllose Dienste, die ohne Mikro- und Nanoelektronik so nicht denkbar wären, wie moderne medizinische Diagnosezentren oder das engmaschige, elektronisch geregelte Stromverbundnetz, die teilautomatische Lenkung von Warenströmen etc. Die Mikro- und Nanoelektronik wurde damit zu einer Technologie, die viele Produkte oder Funktionalitäten eines Produktes erst möglich machen. Dies gilt erst recht für zukünftige Entwicklungen.

Die Leistungsfähigkeit eines elektronischen Produktes beruht aber nicht nur auf der Anzahl seiner Transistoren oder der Taktfrequenz. Immer wichtiger wird der Chipentwurf, der immer mehr Anforderungen gerecht werden muss. Stationäre PCs sollen eine möglichst große Rechenleistung

haben, Notebooks, Mobiltelefone und andere mobile Geräte eine möglichst lange Akkulaufzeit, bei minimaler Leistungsaufnahme der Chips.

Von integrierten Schaltungen (Chips) hängt mittlerweile so Vieles ab, dass fehlerhafte Mikroelektronik böse Folgen haben kann, sowohl für die, die das Funktionieren der Chips genießen oder sich gar darauf verlassen müssen als natürlich auch für die Industrie, die diese Bausteine herstellt oder einsetzt. Neben der allgemeinen Leistungssteigerung und Kostensenkung muss der Chipentwurf auch diese Anforderungen berücksichtigen. Der Chipentwurf, der solche Anwendungen erst möglich macht, wird zur „Enabling Technologie“ der Nanoelektronik, die sich aus der Mikroelektronik durch wei-

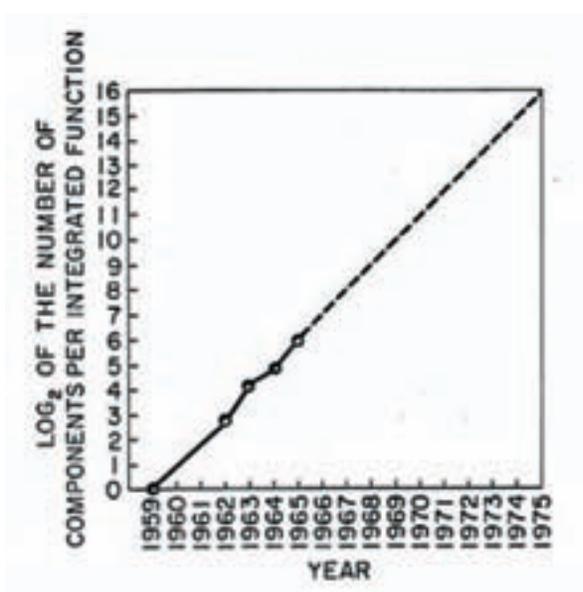


Paradebeispiel für den Erfolg der Mikroelektronik: Durch die Mobilfunkbranche wurden in gut 20 Jahren doppelt so viele Arbeitsplätze geschaffen und fast doppelt so viel Umsatz erwirtschaftet, wie durch die zivile Luftfahrt in 80 Jahren.

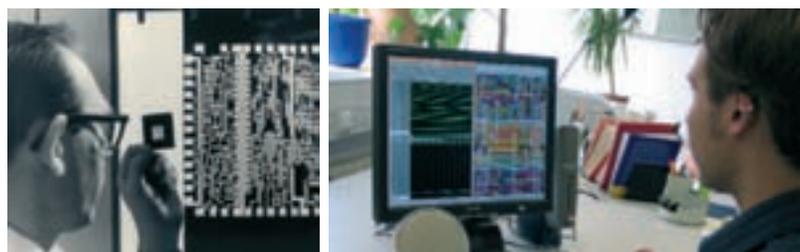
tere Verkleinerung der funktionstragenden Strukturen in den Bereich kleiner 100nm entwickelt hat.

Die heutigen hochintegrierten Schaltungen mit bis zu einer Milliarde Transistoren und mehreren Kilometern Verbindungsleitungen auf nur wenigen Quadratzentimetern Fläche sind aber seit langem schon so komplex, dass ihre Entwicklung das Menschenmögliche übersteigt: Ohne Entwurfsautomatisierung (engl. Electronic Design Automation, EDA), geht seit vielen Jahren nichts mehr.

Als in den Pioniertagen der Mikroelektronik für einen Chip nur wenige hundert Elemente zu konzeptionieren, zu gestalten, zu platzieren und miteinander zu verbinden waren, wurden Berechnungen mit Rechenschiebern ausgeführt und Logikdiagramme, Blockschaltbilder, Schaltpläne sowie die Maskenstrukturen von den Entwicklern mit der Hand auf Papier gezeichnet. Letzteres geschah mit Blei- und Rötelstift, den Zeichenmitteln Albrecht Dürers, und dem guten alten Zeichendreieck. Berechnungen und Zeichnungen konnte man damals nicht auf Fehler testen, sie mussten zur Überprüfung erst auf einer Platine oder gar als Chip realisiert werden, ein kostspieliges Unterfangen. Die Zahl der zu zeichnenden



Vision der Mikroelektronik-Pioniertage: Die 1965 veröffentlichte Beobachtung von Gordon Moore, dass die Anzahl der Transistoren auf Chips über die Jahre exponentiell ansteigt, ist bis heute gültig geblieben und wurde als Moores Gesetz bekannt.



Chipentwurf gestern und heute: Während früher vieles nur in Handarbeit möglich war, geht heute fast nichts ohne Automatisierung – EDA!

Elemente stieg, bald entworfen, verschalteten und zeichnenden Scharen von Designern und die Kosten dafür gingen exponentiell in die Höhe. Die Entwicklung wäre früh zum Stillstand gekommen, wären die produzierten Schaltungen nicht schließlich so raffiniert gewesen, dass sie den Bau von Computern gestattet hätten, die wiederum den Entwicklern zuerst die Zeichnerie und weitere Routinearbeiten, dann auch Berechnungen abnahmen. Mehr noch: Neue Workstations konnten „auf Knopfdruck“ selbständig die günstigsten Wege zur Verbindung der Elemente untereinander berechnen, nach Fehlern suchen und die Arbeit für künftige Verfeinerungen abspeichern. Neben der Hardware begann sich auch die Software zur Chipentwicklung, das Computer Aided Design (CAD) für Computer zu entwickeln – eine machtvolle positive Rückkopplung: Bessere Hardware bewirkte bessere Software, die bessere Software wieder bessere Hardware, die ... Die Erfolgskurve, bei Chips gewöhnlich gemessen in der Zahl der Funktionseinheiten pro Fläche, begann deutlich sichtbar ihre exponentielle Fahrt aufzunehmen, wie sie von Moores Gesetz beschrieben wird: Gordon Moore stellte im Jahr 1965 die These auf, dass die Leistungsfähigkeit der Logikchips sich alle 18 Monate verdoppelt. Damals konnte er nicht ahnen, dass dieses exponentielle Wachstum bis heute anhalten würde.

Als die Zahl der Transistoren auf einem Chip massiv zu wachsen begann, wurde es möglich und notwendig, nicht nur das Zeichnen und einfache Berechnungen durch CAD zu automatisieren. Auch Teile des Entwurfs und der Überprüfung wurden automatisiert und zu einem Softwarepaket zusammengeschürt, das aufgrund seiner Möglichkeiten eine Umbenennung verdiente: Aus CAD entwickelte sich EDA, Electronic Design Automation.

Und EDA ist offenbar dringlich. Schon in der Technology Roadmap for Electronic Design Automation von 1997 wird warnend angemerkt, dass die Komplexität elektronischer Systeme mit 58% pro Jahr wächst, die Design-Produktivität aber nur mit 21%. Und eine nennenswerte Veränderung dieser Zahlen hat sich bis heute nicht eingestellt.

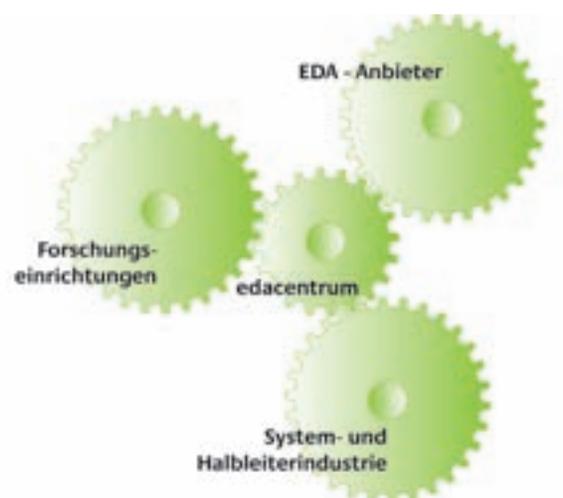
Hinzu kommt, dass die Produktzyklen für Mikroelektronik, besonders in der Unterhaltungsindustrie, auf mittlerweile 16 bis 18 Monate gesunken sind. Weder die Beherrschung der stetig wachsenden Komplexität noch die Einhaltung der zeitlichen Anforderungen an eine moderne Produktentwicklung sind also ohne Entwicklungssprünge in der Entwurfsautomatisierung möglich. Damit ist EDA zum Nadelöhr der Entwicklung von Innovation geworden, weil nur durch EDA die Möglichkeiten der Nanoelektronik optimal ausgenutzt werden können.

Der Aufwand zur Steigerung der Entwurfsproduktivität – Fundament der zukünftigen Informations- und Kommunikationsgesellschaft – ist aber so groß, dass weder die System- und Halbleiterindustrie noch EDA-Software-Anbieter alleine in der Lage sind, diese Entwicklung voran zu treiben. Das gilt insbesondere vor dem Hintergrund, dass die für Deutschland und Europa wichtigen Industriebereiche wie Automobil- und Kommunikation von den zumeist amerikanischen EDA-Anbietern nur ungenügend abgedeckt werden. Aufgrund der enormen Hebelwirkung des Chipentwurfs – Chips beeinflussen ganze Industriezweige – ist hier staatliche Hilfe zur Stärkung des deutschen und europäischen Standortes notwendig und sinnvoll. Ein wichtiges Teilmotiv dabei ist auch die Verbesserung der Produktqualität. Sie kann durch zuverlässige, robuste und fehlerfreie Chips realisiert werden, für deren Entwicklung ein hochwertiger Chipentwurf unabdingbar ist. Aus allen diesen Gründen unterstützt das Bundesministerium für Bildung und Forschung (BMBF) die Entwicklung neuer EDA-Methoden und -Werkzeuge für die Superchips von morgen.

Eine der wichtigsten Initiativen hierbei wird durch das 2001 gegründete edacentrum repräsentiert, das sich als zentrale Anlaufstelle für Fragen der Entwurfsautomatisierung in Deutschland versteht. Das edacentrum ist eine unabhängige Institution zur Förderung von Forschung und Entwicklung (F&E) auf dem Gebiet Electronic Design Automation. Als gemeinsame Initiative von Industrie, Hochschulforschung

und BMBF soll es dem Aufbau eines EDA-Netzwerkes dienen. Es initiiert, begutachtet und begleitet industriegeführte und vom BMBF geförderte EDA-F&E-Projekte. Darüber hinaus unterstützt es die Bündelung vorhandener EDA-Kompetenz an deutschen Forschungseinrichtungen durch die Stimulation von speziellen Forschungsprojekten und EDA-Netzwerken. Weiterhin betreibt es Öffentlichkeitsarbeit mit dem Ziel, die Entwurfsautomatisierung als zentralen Lösungsgedanken für das stark wachsende Komplexitätsproblem der Mikroelektronik in der Industrie, in der Politik und in der Öffentlichkeit stärker transparent zu machen. Einige der bisher erreichten Ergebnisse werden im Kapitel „EDA und der Standort Deutschland“ vorgestellt.

In dem als Verein organisierten edacentrum sind alle EDA-Kompetenzträger, d.h. die System- und Halbleiterindustrie, die Forschungseinrichtungen sowie die EDA-Anbieter vertreten, um Forschungsergebnisse und deren wirtschaftlichen Nutzen auf einer gemeinsamen Plattform zu fördern und zu vermitteln. Die Liste der Mitgliedsunternehmen des edacentrum liest sich wie das „Who-is-Who“ der Mikroelektronikindustrie in Deutschland, darunter sind Atmel, Bosch, Infineon, Nokia, Philips und viele mehr. Unterstützt durch das BMBF koordiniert das edacentrum vom BMBF geförderte Projekte, deren bereits genehmigtes Gesamtvolumen beinahe 170 Millionen Euro umfasst.



Nach dem so genannten Trinity-Modell arbeiten die drei für EDA-Forschung relevanten Unternehmensgruppen (EDA-Anwender, EDA-Anbieter und EDA-Forscher) gemeinsam mit Unterstützung des edacentrum.

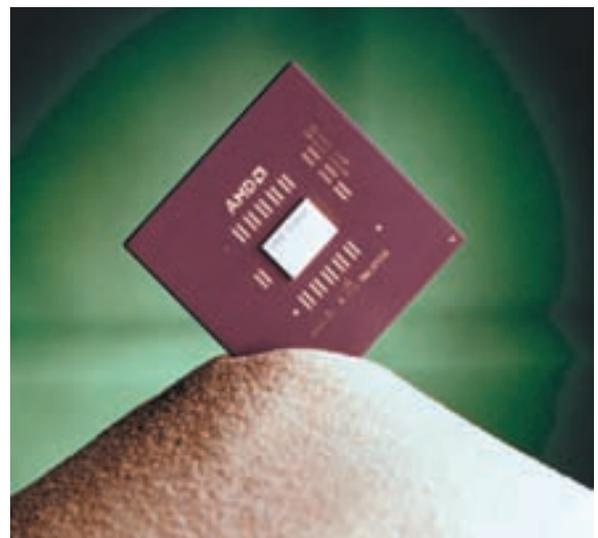


Das edacentrum und seine Mitglieder – Das deutsche EDA-Kompetenz-Netzwerk

Wie ein Chip hergestellt wird – Bauten mit winzigen Strukturen

Der bevorzugte Rohstoff der Halbleiterfirmen ist Silizium. Das kann nie knapp werden, denn es steckt in gewöhnlichem Sand, genauer: Quarzsand. Der ist nichts anderes als Siliziumdioxid. Die Erdkruste besteht zu einem Viertel aus Silizium, damit ist dieser Rohstoff unerschöpflich.

Das für die Chipherstellung benötigte Silizium läßt sich aus Quarzsand, Siliziumdioxid, bei hoher Temperatur und Zugabe von Koks gewinnen. Der Kohlenstoff im Koks verbindet sich mit dem Oxid des Siliziumdioxids zu CO_2 , wodurch elementares aber noch verunreinigtes Silizium zurückbleibt. Nach aufwändigen Reinigungsschritten wird aus einer Siliziumschmelze ein Silizium-Einkristall gezüchtet. In diesem Kristall ist das Silizium geometrisch in absolut gleicher Struktur



Wertvoller Sand: Siliziumdioxid, hat sich durch die Mikroelektronik zum Fundament der Industriegesellschaft entwickelt. Wenn Sand über Silizium zu einem Computerchip veredelt wird, gelingt eine Wertdichte von 10.000 €/Gramm, ein Vielfaches dessen, was mit Gold zu erreichen wäre.

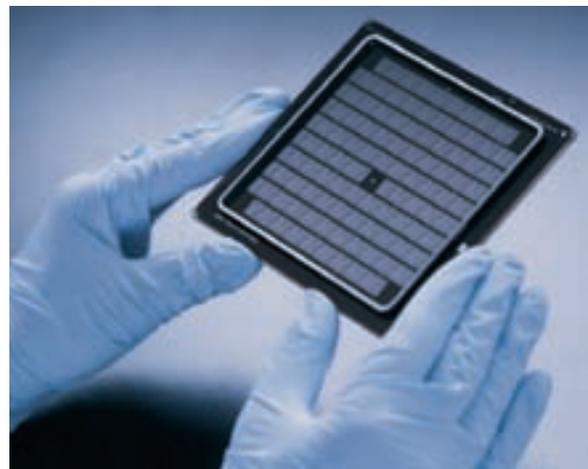
geordnet. Dessen elektrische Eigenschaften können durch die Zugabe kleiner Spuren an Fremdmaterial (Dotierungsmittel) zur Schmelze je nach Anwendungszweck eingestellt werden.

Die Kristalle müssen schließlich in Scheiben, (engl. Wafer) zerlegt werden. Hierfür wird der Kristall zunächst zu einem perfekten Zylinder zurecht geschliffen. Dann zerlegen Innenlochoder Drahtsägen den Kristall in bis zu 300 ca. 0,8 mm dünne Scheiben, Wafer.

Silizium ist ein zwar hartes, aber auch sehr sprödes Material. Daher werden zunächst die Kanten der Wafer rund geschliffen, um mechanische Beschädigungen bei den nachfolgenden Handhabungsprozessen zu vermeiden. Anschließend werden die Wafer durch Schleifen, Läppen oder eine Kombination von beidem planparallel gemacht. Durch diese mechanischen Prozesse wird allerdings der atomare Aufbau des einkristallinen Siliziums bis zu einer Tiefe von einigen Mikrometern gestört. Da nicht perfekt geordnetes Silizium für bestimmte Ätzmittel anfälliger ist als perfektes, kann es durch Ätzen abgetragen werden. Zurück bleibt eine zwar raue, aber kristallographisch fehlerfreie Oberfläche. Die Rauigkeiten müssen durch Polieren wieder ausgeglichen werden. Dazu werden die Wafer auf einen Polierteller aufgekittet und mit dem „Gesicht nach unten“ mit einem weiteren Teller rotierend poliert. Dabei sind vornehmlich chemische Prozesse wirksam, so dass der kristalline Aufbau des Wafers nicht gestört wird. Nach dem Polieren werden die Wafer in speziellen Automaten von Kittresten und Poliermittel befreit. Jedes Partikelchen auf der Oberfläche würde bei der späteren Lithographie als Streuzentrum wirken und den Herstellungsprozess stören. Deshalb wird der Wafer zum Schluss mit Laserscannern abgerastert, wodurch auch noch 0,1 Mikrometer kleine Partikel entdeckt werden können. Eine ausgeklügelte Verpackungstechnik sorgt dafür, dass die ganzen Mühen nicht durch Staub zunichte gemacht werden, denn jetzt geht die Reise in die Chipfabrik.

In der Chipfabrik wartet ein Produkt, das ohne EDA, Electronic Design Automation, schon lange nicht mehr zustande kommen könnte: Die Maske, genauer, ein ganzer Maskensatz.

Die Maske für die Herstellung von Computerchips ist der in ultradünnen Schichten realisierte elektronische Bauplan. Jede Schaltung und jede Leitung ist in einer der zahlreichen Masken berücksichtigt. Durch die Masken werden auf lithografischem Wege Strukturen auf die Siliziumchips aufgebracht – ähnlich wie beim Abziehen von Fotos.



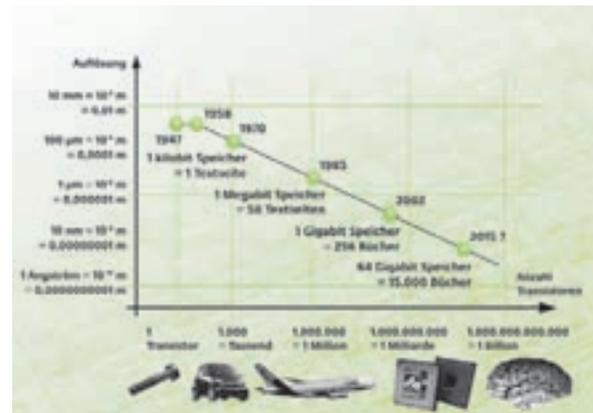
Die Lithographiemaske ist der Bauplan aller beim Chip-Entwurf umgesetzten Ideen.

Dabei wird lichtempfindliches Papier durch das Negativ eines Bildes über einen definierten Zeitraum beleuchtet. Das – vorher weiße – Fotopapier verändert dadurch seine Farbe entsprechend der Wellenlänge des auf eine Stelle auftreffenden Lichtes. Bei dem in ähnlicher Weise lithografischen Prozess der Chipherstellung heißen die dem Foto-Negativ entsprechenden, den Chipaufbau definierenden, Schablonen „Masken“. Ihr Unterschied zum Fotonegativ besteht vornehmlich darin, dass sie keine von der Wellenlänge des Lichts abhängige Durchlässigkeit besitzen, sondern wie ein Negativ mit rein schwarzen und rein weißen Bereichen das Licht entweder durchlassen, oder nicht. Auf diese Weise bestimmen im Chip-Produktionsprozess zahlreiche Masken, wo Dotierungsmittel, die das elektronische Verhalten des Siliziums bestimmen, eingetragen werden, wo Transistoren entstehen und wie diese mit metallischen Leiterbahnen verbunden werden usf. Die Masken machen das wichtigste Glied der Chip-Produktionskette aus, weil sie die Funktion eines Chips auf geometrische Strukturen abbilden, also materialisieren.

Bei der Lithographie zur schichtweise ablaufenden Herstellung von Computerchips spielt Licht (derzeit UV-Laserlicht

mit 193 Nanometern Wellenlänge, demnächst extremes Ultraviolett, EUV, mit 13,5 Nanometern) die Schlüsselrolle. Dabei überzieht man die hochpolierte Scheibe eines Wafers, mit einem lichtempfindlichen Schutzlack, auf dem das Bild der durch eine der Masken festgelegten Struktur abgebildet wird. Die „Entwicklung“ des Schutzlacks gibt die belichteten (oder unbelichteten) Stellen des Wafers frei, die dann durch die physikalische Struktur erzeugenden Prozesse wie Ätzen, Dotierung durch Fremdatome und Abscheidung die gewünschten elektrischen Eigenschaften erhalten. Die Wiederholung dieses Prozesses der „Belichtung und Entwicklung“ mit immer neuen Masken, lässt schließlich die komplexesten Gebilde entstehen, die Menschen je hervorgebracht haben: Höchstintegrierte Schaltungen, Chips. Mittlerweile haben die Transistordichten so zugenommen, dass unter eine Kugelschreiberspitze 10 Millionen Transistoren passen. 500 Millionen Transistoren sind in fortgeschrittenen Prozessoren tätig, und alle müssen so miteinander verbunden werden, dass der Chip wie geplant funktioniert – ein abenteuerliches Unternehmen (siehe „Den Widrigkeiten begegnen – Optimale Lösungen für vertrackte Probleme“), das extreme Anforderungen an den Entwurf – dessen Endprodukt der Maskensatz ist – stellt.

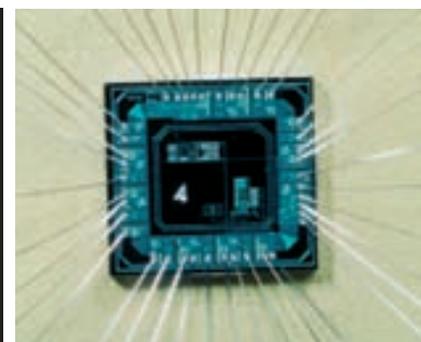
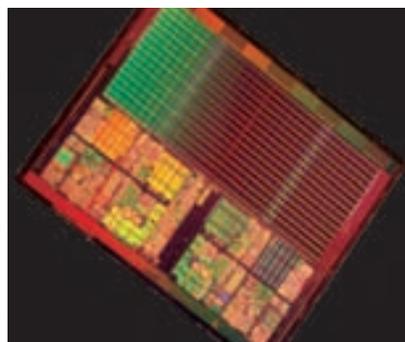
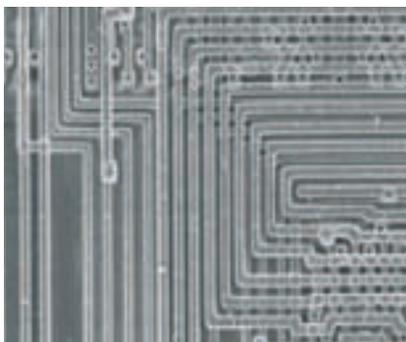
Auf einem Wafer befinden sich hunderte von Chips, die mechanisch vereinzelt werden. Jeder einzelne Chip wird auf seine Fehlerfreiheit überprüft. Dies geschieht durch das Auslesen elektrischer Signale mit Messköpfen, die hunderte von nadelartigen Kontakten haben, die auf die Kontaktpunkte des Chips gepresst werden. Der getestete und für gut befundene Chip wird schließlich mit Kontakten für die Außenwelt versehen und von einem ausgefeilten Gehäuse umhüllt. Der Vorgang wird in der Fachsprache „Packaging“ genannt und



Dimensionen wandeln sich im Zeitraffer: Die Strukturgrößen und die dadurch herstellbare Anzahl von Bauteilen sowie die erzielbare Speicherkapazität auf einem Chip entwickeln sich in nahezu unvorstellbare Dimensionen mit enormen Möglichkeiten.

ist eine Kunst für sich. Wenn der Chip schließlich Realität geworden ist, muss er so getestet werden können, dass der Hersteller defekte Chips aussortieren kann. Aufgrund der Komplexität der zu testenden Chips ist es unmöglich, in endlicher Zeit alle Funktionen der Schaltung zu überprüfen. Auch hier geht es nicht ohne EDA: Millionen Kombinationen verschiedener Eingangssignale werden von der EDA-Software berechnet und an die Pins des Chips angelegt. Wenn das Testprogramm keinen Fehler findet, können die ein-

Am kleinsten, kleiner, klein: Detailsicht einer Chipverdrahtung (links), Chipansicht einer hochmodernen Dual-Core CPU mit 233 Millionen Transistoren auf 2 cm² Fläche (Mitte), Chip mit Kontaktdrähten zur „Außenwelt“.

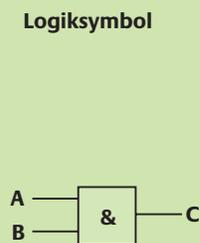


wandfreien Schaltungen ausgeliefert werden. Drei Grundelemente werden benötigt, um die Kerntechnologie des Informationszeitalters, den Computerchip, zu realisieren: Widerstände, Kapazitäten und Schalter. Die Widerstände machen Strompfade steuerbar, die Kapazitäten können elek-

tronischen Gedächtnisses bilden und die Schalter – in Halbleitertechnik Transistoren – machen aus alledem ein dynamisches informationsverarbeitendes Netzwerk, einem Nervengeflecht nicht unähnlich.



Die drei Grundbausteine eines Computerchips sind Widerstand (R), Kapazität (C) und der Transistor. Abgebildet sind beispielhaft die diskreten Bauelemente (die auf Leiterplatten aufgelötet werden) und die Schaltsymbole.)

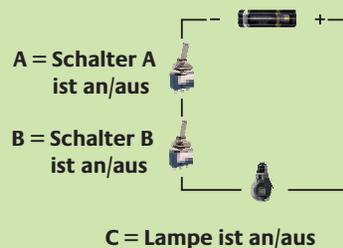


Wahrheitstabelle

A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

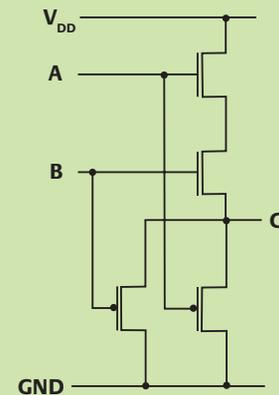
0 = „aus“ / „nein“
1 = „an“ / „ja“

Beispiel einer UND-Logik



Lampe ist nur dann an, wenn A UND B an sind.

Transistorschaltung eines AND-Gatters



Damit aber Widerstände, Kapazitäten und Transistoren ein sinnvolles Ganzes bilden können, das logische Operationen ausführen kann, müssen sie planmäßig miteinander verbunden werden. Das geschieht, wie so oft in der Welt, indem man Grundelemente definiert: Am Grunde der Computerlogik liegt das Gatter, englisch Gate, das sich durch wenige elektronische Bauteile realisieren lässt. Ein typisches Gatter ist das

AND-Gate (engl.: AND (UND)), dessen Ausgang dann und nur dann logisch 1 ist (eine definierte Mindestspannung hat), wenn alle Eingänge logisch 1 sind. Für ein Telefon könnte eine Kombination solcher AND-Gatter etwa die Entscheidung treffen: Wenn ein Anruf für meine Rufnummer kommt UND eine Leitung frei ist UND es sich nicht um eine SMS handelt, dann klingeln.

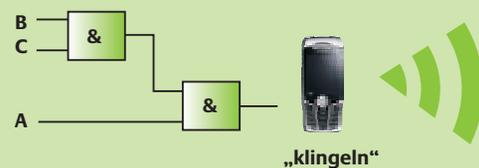
Wann klingelt das Handy?

- A. Ist es die richtige Rufnummer?
- B. Ist es ein Anruf (nicht eine SMS)?
- C. Ist die Leitung frei?

Fragen:			Entscheidung „klingeln“:
A	B	C	
0	0	0	0
0	1	0	0
1	0	0	0
1	1	0	0
1	1	1	1

0 = „nein“, 1 = „ja“

WENN (A UND WENN (B UND C)) DANN „klingeln“



Wie ein Chip entworfen wird – Von der Idee zum Maskensatz

Wie entsteht heute mit Hilfe von EDA aus einer Idee der zur Fertigung eines mikroelektronischen Produktes nötige Maskensatz? Dazu muss ein in vielen Teilschritten zerlegter Prozess durchlaufen werden, der als Chip-Entwurf oder -Design bezeichnet wird.



Chip-Entwurf ist ein komplizierter Prozess, der mit einer Vielzahl von Überlegungen und Darstellungen verbunden ist. Ohne Software zur Entwurfsautomatisierung ist dies nicht denkbar.

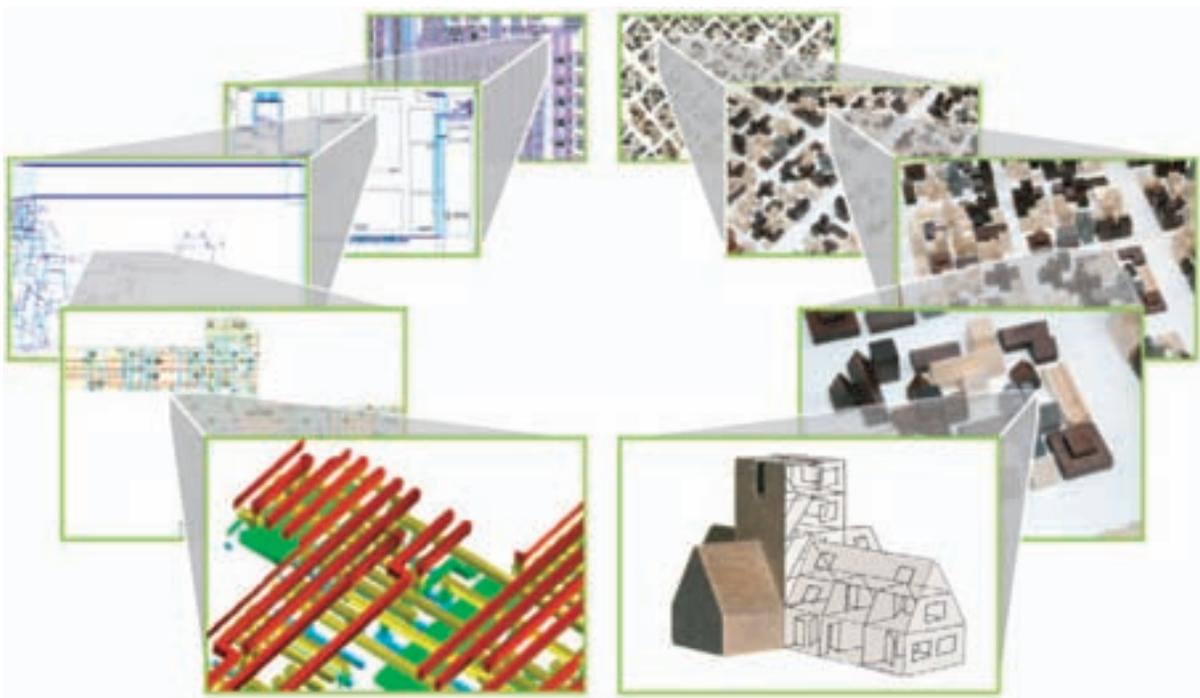
Insgesamt unterteilt sich der Prozess des Chip-Entwurfs in eine Vielzahl von Teilaufgaben, die jeweils aus zahlreichen einzelnen Entwurfsschritten bestehen. Elementarer Teil des Chipentwurfs ist die Verifikation, damit möglicherweise bei einem Entwurfsschritt begangene Fehler frühzeitig erkannt und korrigiert werden können. Dazu wird das Ergebnis eines jeden Entwurfsschrittes auf seine Korrektheit überprüft, bevor der nächste Entwurfsschritt ausgeführt wird.

Chipdesign als Stadtplanung

Chipdesign lässt sich in grober Analogie als Stadtplanung denken. An der Spitze stehen die in Spezifikationen gekleideten Wünsche des Kunden: Wie viele Menschen in der Stadt leben sollen, welche Industriezweige welcher Größe sie beherbergen soll, ob sie touristisch attraktiv zu sein hat, ob sie vielleicht einen Regierungssitz, einen Flughafen, einen Messtandort benötigt usw.; Spezifikationen können aber auch an anderen Stellen greifen, z.B. bezüglich der großräumigen Gliederung des Stadtbildes. So verlangte Markgraf Karl von Baden-Durlach nach einer gefächert geordneten Stadt, also Karlsruhe. Nach dem Wunsch „Fächer“ würde nun im Stadtbild in groben Zügen der Plan ausgebreitet, wie die Stadt zweckmäßigerweise aussehen soll: Wo liegen die besseren Viertel (immer windauf), wo kommt die Verwaltung, wo die Verwaltungsspitze, wo die Zentralbibliothek hin, wo finden die Manufakturen Platz, wo der Wasserspeicher und wo das Elektrizitätswerk? Wie arbeiten die verschiedenen Organisationseinheiten zusammen? Welche Verbindungswege werden benötigt? Wie sind die Häuser aufgeteilt, wieviele Zimmer sind mit welcher Technik ausgestattet? Bestimmte Teile dürfen auch nicht nebeneinander liegen, weil sie sich gegen-



Das Entwurfsproblem – nur zu lösen durch das Prinzip: Teile und herrsche. Die Komplexität des Entwurfsproblems (wie man von der Idee zum Chip kommt) ist so groß, dass man in Teilschritten vorgeht, die immer wieder gegeneinander zu überprüfen sind (Verifikation)



Analogie Chipdesign und Stadtplanung: Die Bilderserien verdeutlichen einander entsprechende hierarchische Struktur eines Chip-Entwurfs und eines Stadtmodells. Beide bestehen aus einer Vielzahl von Elementen auf unterschiedlichen Abstraktionsebenen (Stadt, Stadtteil, Häuserblock, Gebäude, Zimmer), die sich in vielerlei Hinsicht entsprechen.

seitig negativ beeinflussen würden. Bei der Stadtplanung könnten dem die Forderungen „Keine Industrie in ein Wohngebiet“ und „Kurze Wege zum Arbeitsplatz“ entsprechen, die nicht ohne Berücksichtigung andere Aspekte, wie z.B. des Straßen- und des öffentlichen Nahverkehrs erfüllt werden können.

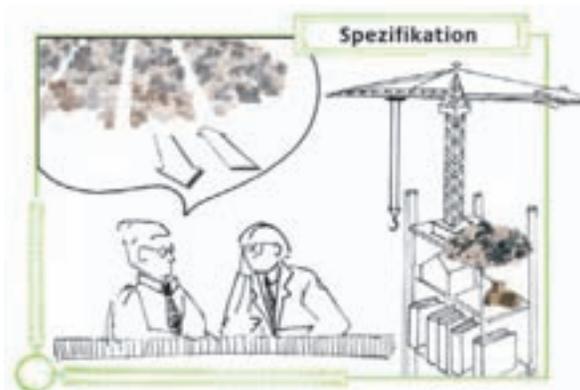
Unterhalb dieser Ebene würde, um im Bild zu bleiben, entschieden, wie die einzelnen Gebäude innen aussehen, Etagen, Räume, Möbel, ..., aber auch beim Chip muss man dazu nicht immer das Rad neu erfinden, für ganze Baublöcke – Speicher, Recheneinheiten, auch für den Kern eines Mikroprozessors – stehen fertige Pläne bereit, die vielleicht nur optimiert, aneinander angepasst werden müssen.

Bezüglich der Verdrahtung hinkt der Vergleich mit einer Stadt besonders, denn in einer Stadt können sich Wege kreuzen, für die elektrische „Verdrahtung“ eines Chips mittels feiner, durch eine Maske aufgedampfter Metallstreifen dagegen sind kreuzungsfreie Wege nötig, anderenfalls wären Kurzschlüsse die Folge. Die Verdrahtung wird deshalb in mehre-

ren Etagen angelegt, die untereinander durch senkrechte Drahtstücke, Vias, miteinander verbunden sind. Da ein Chip schichtweise aufgebaut wird, muss besondere Sorgfalt dafür getragen werden, dass zu einem Leitungsstrang gehörende Vias auch wirklich aufeinander treffen. Maskenbauer tragen dem Rechnung, indem sie ihre Produktionsumgebung auf 10 Tausendstel Grad genau konstant halten, anderenfalls würde die thermische Ausdehnung zu Fehlern führen.

Es leuchtet ein, dass sich ein – einer Stadtplanung entsprechender – komplexer Vorgang in zahlreiche Teilaufgaben untergliedert, die nacheinander oder in Schleifen aufeinander folgen.

Innerhalb des Chipentwurfs lassen sich die Aufgaben Spezifikation, Partitionierung, Synthese, Verifikation, Optimierung und Layout identifizieren, die nachfolgend erläutert werden sollen:



Teil der Spezifikation ist die Formulierung der Wünsche an ein Produkt. So wie der über Methoden, Werkzeuge und Bauelemente verfügende Chipentwickler die vom Kunden gewünschte Funktion seines Chips kennen muss, so muss ein Stadtplaner z. B. wissen wieviele Menschen mit welchen Wünschen in einer Stadt leben sollen und was in der Stadt produziert werden soll.

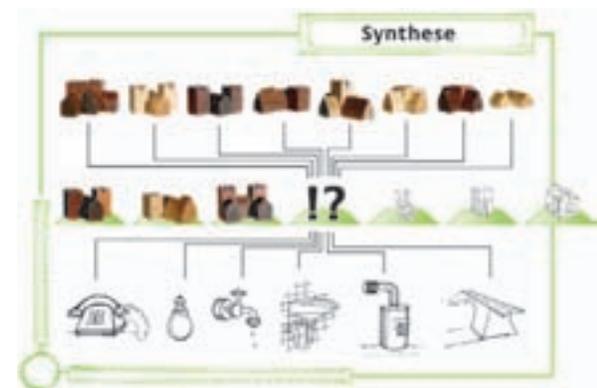
Spezifikation

Zunächst umreißen Systemarchitekten die Eigenschaften und Funktionsweisen des Produktes. Es entsteht eine Spezifikation, die Beschreibung dessen, was der Chip tun soll. Anschliessend wird meist auf dem Papier in Worten und Bildern festgehalten, was der Chip leisten muss, z.B. welche Teile des Systems in (HW) und Software (SW) realisiert werden, wie die Implementierung eines bestimmten Bestandteiles aussehen soll, welche Schnittstellen zwischen internen Strukturen und externen Komponenten vorliegen müssen oder was etwas ist oder bewerkstelligt. Bei einer Ampelsteuerung z.B. wird festgelegt, dass der Längsverkehr Rot hat, wenn dem Querverkehr Grün leuchtet oder auch wie lange die einzelnen Phasen dauern sollen. Ein typischer Chip benötigt in seiner Gesamtheit oft hunderttausende von Anweisungen, um ihn vollständig zu erfassen. Anhand einer guten Spezifikation lässt sich ein detaillierter Vergleich zwischen Soll- und Ist-Zustand vornehmen. Da Chips für Dinge ausgelegt sind, die mit unerbittlicher Präzision auszuführen sind, benötigt man EDA auch an dieser Stelle, in der Gestalt einer formalisierten Sprache. Diese so genannte HDL, Hardwarebeschreibungssprache (von engl.: Hardware-Description-Language) erlaubt es, die Spezifikation so zu erfassen, dass ihre Funktion computergestützt berechnet – simuliert – werden kann. Die Anweisungen in dieser Sprache beschreiben den Verlauf von Spannungen und Strömen bzw. den Fluss der Signale innerhalb der Chips und wie sie gelesen, geschrieben und als Information gespeichert werden. Fehler durch Vergessen von Anforderungsbeschreibun-

gen können so gefunden werden, wodurch die Entwicklungszeiten verkürzt und Entwurfssicherheit und Entwurfsqualität erhöht werden.

Synthese

Ausgehend von der Hardware-/Software-Partitionierung teilen die Hardware-Architekten und Software-Entwickler jeweils ihre Teile des Systems hierarchisch auf. Bei der Hardware, von der im folgenden ausschließlich die Rede ist, findet eine Aufteilung in digitale und gemischt Analog/Digitale (Mixed-Signal) Schaltungsblöcke statt. Die Aufteilung wird solange hierarchisch fortgesetzt, bis ein Block so gross ist, dass er einer Gruppe von Ingenieuren zum Entwurf übertragen werden kann. Danach folgt die eigentliche Schaltungssynthese: Aus der in einer Hardwarebeschreibungssprache formulierten Spezifikation wird mit Hilfe eines weiteren EDA-Programms errechnet, welche hierarchischen Schaltungsteile, Gatter und Transistoren in welcher Weise logisch zusammenzufügen sind.



Bei der Synthese findet eine Auswahl von Elementen unter der Wahrung von Randbedingungen bezüglich ihrer Funktion und Vernetzung statt. Genau wie Gebäudearten (Haus, Fabrik, Kirche, ...) unter Wahrung der Infrastruktur (Kommunikation, Versorgung, Verkehr, ...) ausgewählt und geplant werden müssen, werden die Elemente einer Schaltung unter funktionalen Aspekten kombiniert.

Dazu werden definierte Schaltungselemente, wie z.B. Transistoren – oder auf einer höheren Entwurfsebene das oben beschriebene AND-Gatter – aus einer Bibliothek entnommen. Es entsteht so aus einer Beschreibung in einer Programmiersprache eine Netzliste aus Gattern und Verbindungsleitungen.

Verifikation/Simulation

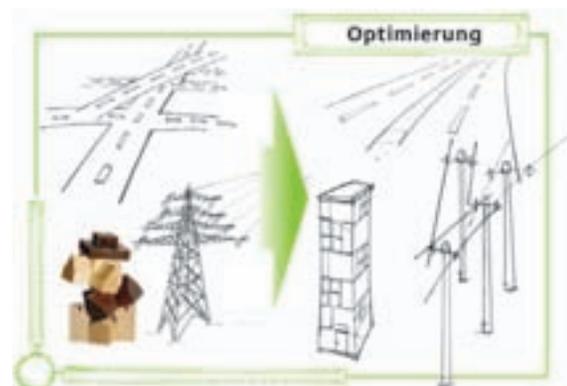
Ist die Verschaltung der Bauteile festgelegt, muss sichergestellt werden, dass ihr Zusammenspiel auch tatsächlich die gewünschten spezifizierten Funktionen bewirkt. Das geschieht mit Hilfe weiterer EDA-Programme, die die elektrischen und logischen Zusammenhänge des Bauteil-Ensembles durchrechnen, simulieren und über den Vergleich mit der Spezifikation verifizieren. Der Prozess ist zeitraubend, und Zeit ist auch beim Chipentwurf ein kostbares Gut. Dennoch ist es wichtig, möglichst viele Fehler in dieser Phase zu entdecken, da die Kosten für eine Fehlerkorrektur umso höher sind, je weiter der Entwicklungsprozess vorangeschritten ist. Katastrophal teuer wird es dann, wenn ein Fehler erst nach der Fertigung entdeckt wird, was der Firma Intel zum Beispiel 1996 mit ihrem Pentium-Prozessor passiert ist.



Jeder einzelne Entwurfsschritt muss auf seine Korrektheit und Fehlerfreiheit überprüft werden, damit die Spezifikation erfüllt werden kann. So wäre ein Haus ohne Türen und Fenster genauso wenig funktional, wie eine Fabrik ohne Wasser- und Energieversorgung.

Optimierung

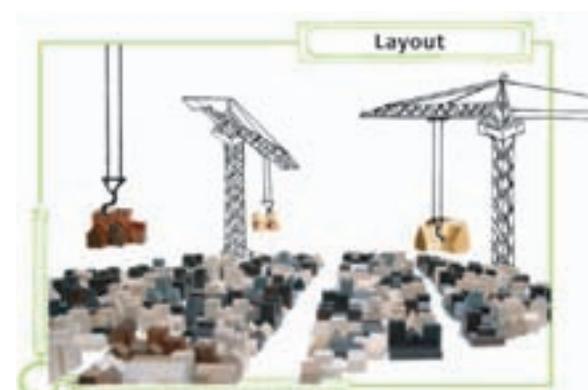
Ein verifizierter Entwurf ist selten beim ersten Mal optimal, auch wenn er die Spezifikation erfüllt. Meistens lohnt es sich, gezielt vorgenommene Modifikationen einer Schaltung zu untersuchen, um bessere Lösungen zu finden. Jetzt schlägt die Stunde der Optimierer, derjenigen Programmierer, die Optimierungsprogramme und -regeln schreiben, die bei jedem Entwurfsschritt angewendet werden. Dadurch lässt sich unter Umständen die Signalverarbeitung oder Übertragung beschleunigen, die Chipfläche reduzieren oder der Stromverbrauch einsparen – wichtige Verkaufsargumente, wie jeder weiß, dessen Notebook zwischen Köln und Hannover mangels Batteriekapazität seinen Geist aufgibt.



Beim ersten Entwurf entstehen nicht immer optimale Konstruktionen. Vieles muss in mehreren optimierenden Entwurfschritten verbessert werden, um die Funktionalität zu verbessern.

Layout

Die bis hier gefundene optimierte Platzierung und Verschaltung der Bauteile, Logikgatter und Schaltungsblöcke, bis jetzt ein rein rechnerisches Konstrukt, muss in einen konkreten Chip-Bauplan umgesetzt werden, der bestimmt, wie die Gatter in einem Siliziumchip miteinander verbunden werden. Die Sache ist nicht trivial und erfordert zunächst die – über Bibliotheken realisierte – Umsetzung der einzelnen Bauelemente und Verbindungen in geometrische Entsprechungen. Anschließend sind weitere Simulationen nötig, mit deren Hilfe unter anderem die Längen der Verbindungen zwischen einzelnen Bauteilen optimiert werden können. Denn die Leitungslängen bestimmen, ob die zeitlichen Abläufe korrekt



Erst wenn alle nötigen Teile einer Stadt und ihre Beziehungen zueinander bis hin zum kleinsten Element festgelegt sind, kann damit begonnen werden, eine optimale Anordnung zueinander zu finden, die die spezifizierte Funktion erfüllt und bei der Baukosten und Infrastruktur berücksichtigt werden.

funktionieren und wie schnell der Chip schließlich wird. Auch die Nichtidealität der realen Bauelemente ist (spätestens) hier zu berücksichtigen. Endprodukt dieses Vorgangs ist das Layout, der geometrische Bauplan für die unterschiedlichen Materialschichten eines Chips. Ein solches Layout wird in Form des bereits erwähnten Maskensatzes an die Chipfabrik geliefert.

Die vorangegangene Skizze zum Chipentwurf ist natürlich nur eine grobe Vereinfachung der wirklichen Verhältnisse.

Schon allein die Platzierung der Transistoren stellt an EDA große Anforderungen. Bei einem Chip mit 100 Millionen Transistoren nimmt der Datensatz für die Platzierung 32 Gigabyte in Anspruch. Wenn diese Menge für die Optimierung des Signalflusses auf dem Chip im Computer umgewälzt wird, kommen beachtliche, unter Umständen nicht-praktikable Rechenzeiten zusammen. Und diese 100 Mio. Transistoren müssen nun auch noch verdrahtet werden – siehe „Widrigkeiten beim Chipentwurf“.

Mittlerweile steht auch fest, dass das Chipdesign auf dieser Stufe eher als Präludium für die Chipverifikation zu werten ist, die Prüfung auf korrekte Funktion und Fehlerfreiheit. Computern werden mehr und mehr sicherheitsrelevante Entscheidungen anvertraut, so gibt es Flugzeuge, die ein inhärent instabiles Flugverhalten haben, das dafür mehr Wendigkeit und Effizienz bringt. Hier besorgen Computer die Flugstabilisierung, deren Schaltungen natürlich frei von Fehlern sein müssen. Der Siegeszug der Mikroelektronik im Automobil ist ebenfalls sicherheitsrelevant.



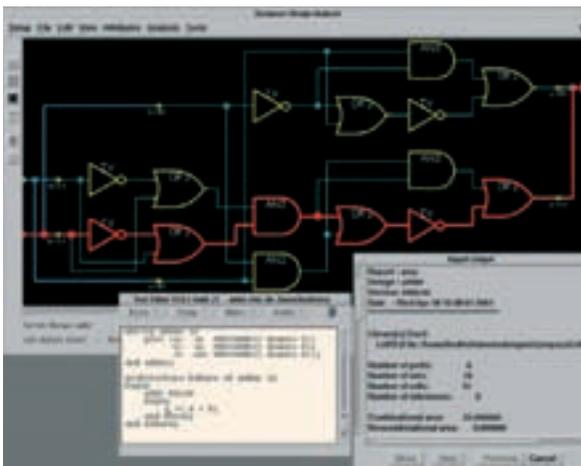
EDA heute: Das Layout von Schaltungen mit Millionen von Transistoren läßt sich nicht nur am Computer in jeder Vergrößerung darstellen, sondern es kann auch automatisch erzeugt und optimiert werden.

Ein Beispiel: Ohne Elektronik und Sensorik müsste ein Autofahrer beim Abbremsen mehrfach in der Sekunde kontrollieren, ob ein Rad blockiert und gegebenenfalls den Fußdruck auf das richtige Bremspedal (für jedes Rad würde es ein eigenes Pedal geben) reduzieren, um nur die Funktionalität eines heute allgegenwärtigen Antiblockiersystems zu erreichen.

Die Untersuchung auf Fehlerfreiheit ist ein anspruchsvolles Unternehmen. Für das Verfahren der Simulation, also das Durchspielen aller Zustände eines Chips, würde heute die Lebenserwartung der Sonne nicht mehr reichen, Simulation

Ergebnis eines komplexen Entstehungsprozesses: Straßenschlucht mit dreidimensionalem Verkehr in Analogie zum Signalverlauf im viellagigen Chip.



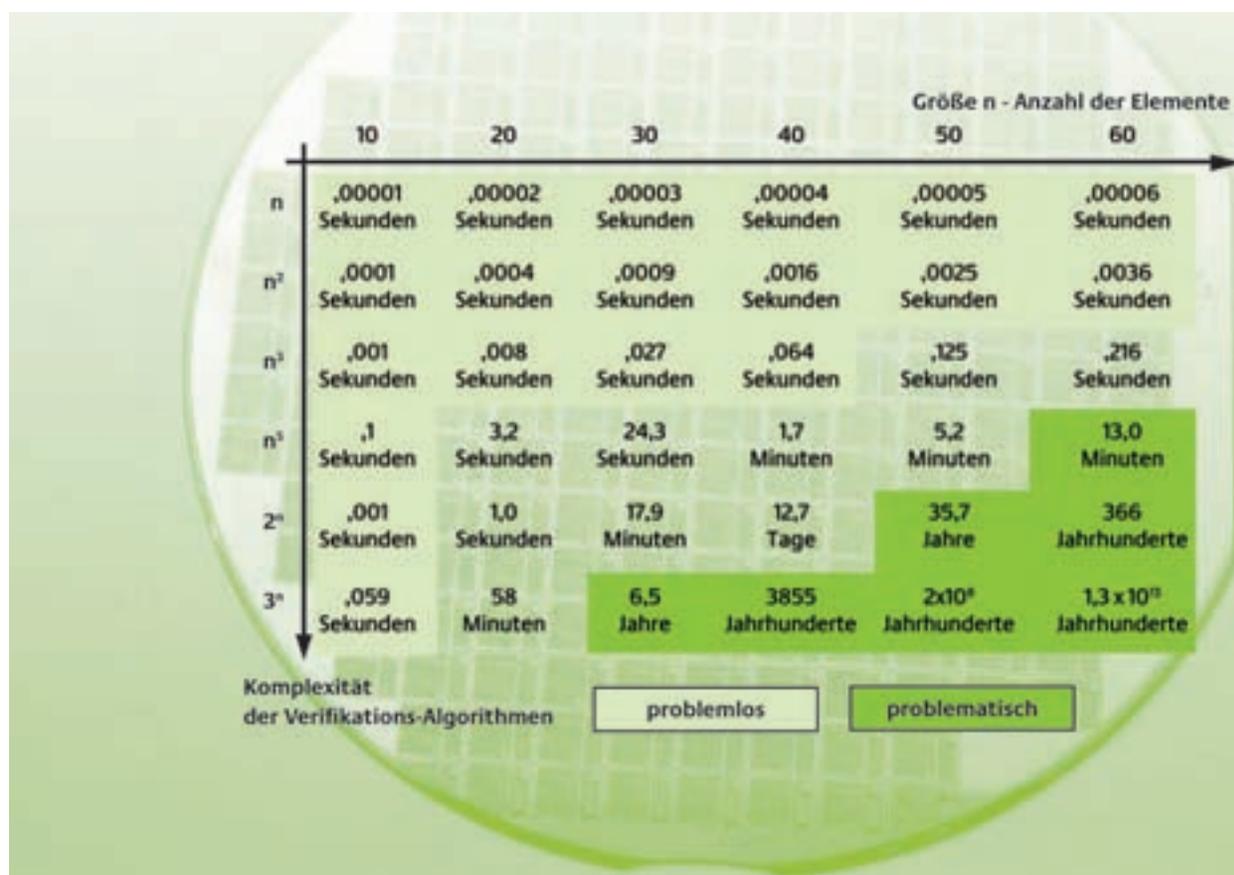


EDA heute: Das dargestellte EDA-Werkzeug ermittelt und visualisiert den so genannten „kritischen Pfad“ anhand der logischen Verbindung von Gattern. Auf diesem Pfad ist die Signallaufzeit am längsten, so dass dieser daher die Performance des gesamten Chips bestimmt.

muss sicher sein, dass nicht alle Ampeln einer Kreuzung zugleich grün sind. Probleme wie diese sind in einer formalen Sprache formulierbar, die Fehlerfreiheit garantieren kann. Ohne einen Durchbruch wird sich das Verifikationsproblem für die Industrie zu einer Barriere entwickeln, die jeden weiteren Fortschritt in der Halbleiterindustrie verhindert. Unter diesen Umständen lässt sich, gerade durch Fortschritte in der Electronic Design Automation, ein überproportionaler Gewinn erzielen.

ist also nur in Stichproben möglich. Auf der anderen Seite bieten sich mathematische Beweistechniken an, die Fehlerfreiheit garantieren können, allerdings wieder nur für Teilbereiche. Diese Vorgehensweise nennt man formale Verifikation. Ein gern gewähltes Beispiel dazu ist die Ampelsteuerung. Es

Das Bild zeigt, wie lange eine Verifikation in Abhängigkeit der Anzahl der zu untersuchenden Elemente und deren Komplexität dauert.



Allmählich wird es eng – Wie der Chipentwurf zum Flaschenhals wurde

In den fünfziger Jahren, vor der Erfindung des Integrierten Schaltkreises, wurden elektronische Schaltungen aus einzelnen diskreten Elementen – Transistoren, Widerständen, Kondensatoren – hergestellt. In heutigen Chips sind diese Elemente in großer Anzahl integriert.

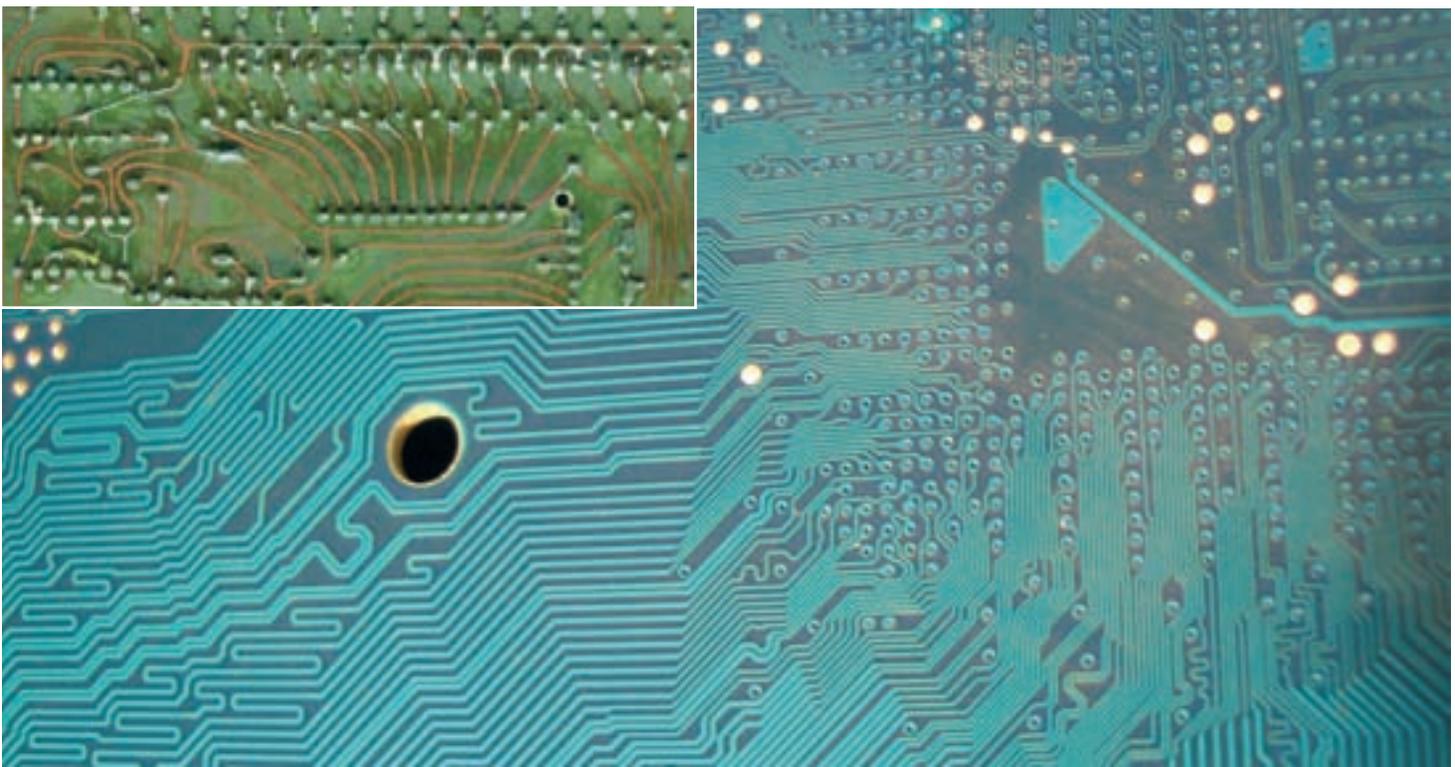
Fortgeschrittene Schaltungen versammelten diese Elemente auf einer „gedruckten Schaltung“ oder Leiterplatte, einer mit Kupfer beschichteten Platine, in die mit Photolack und einer optischen „Maske“ mit dem Verbindungsplan, schließlich mit Entwickler und Ätzmittel, die verbindenden Metallstreifen geätzt wurden. EDA gab es noch nicht, also wurde der Plan für die „Maske“, ein Stück durchsichtiger Plastikfolie, im Kopf erdacht und von Hand mit Klebestreifen und selbstklebenden Lötunkten gefertigt.

Die Transistoren andererseits wurden durchaus schon zu hunderten am Stück auf einem Wafer realisiert. Nach der Fertigung war dieser Wafer dann in die einzelnen Transistoren zu zerbrechen, die Füßchen, Anschlüsse und ein Gehäuse bekamen, um schließlich auf einer gedruckten Schaltung Platz zu finden. Das erschien Jack Kilby bei Texas Instruments, Robert

Noyce bei Fairchild Semiconductor und anderen zu umständlich: Warum sollte man erst Transistoren auftrennen, um sie dann wieder auf einer Schaltung zu versammeln? Warum sollten die Transistoren nicht noch auf dem Halbleiterplättchen ihrer Entstehung miteinander verbunden werden? Dazu mussten Techniken entwickelt werden, die auf Silizium nicht nur Transistoren sondern auch passive Bauelemente wie Widerstände und Kondensatoren realisieren lassen, was auch gelang. 1959 erschienen die ersten integrierten Schaltungen als Labormuster, 1961 setzte die Massenfertigung ein. Die Schaltungen waren zunächst sündhaft teuer und nur für potente Kunden wie Militär und NASA erschwinglich, die, andererseits, ohne integrierte Schaltungen ihre Ziele – wie Menschen auf den Mond zu befördern und heil wieder zurück zu bringen – nicht hätten erreichen können.

Im August 1969 fragte der japanische Rechnerhersteller Busicom Corp. bei der Intel Corp., damals in Mountain View nach einem Chip-Set an, der eine neue Rechnerserie steuern sollte – speziell für Busicom. Intel bot ein allgemeineres Design an, das sich, individuell programmiert, universell einsetzen lassen sollte. Busicom willigte ein, kam aber ins Strudeln und Intel konnte die Rechte am Design zurück kaufen. Das war für Intel ein großes Glück, denn aus der Busicom-Verbindung

Platine, damals und heute: Die ersten Platinen wurden noch per Hand mit feinen Drähten und dem LötKolben verdrahtet, heute erfolgt dies mit Hilfe von Maskentechnik und „gedruckten“ Leitbahnen.





Der Beginn einer Erfolgsstory im Jahr 1958: Die erste (etwa 1,5 cm breite) integrierte Schaltung mit einem Transistor und einigen anderen Komponenten stellte einen elektrischen Schwingkreis dar.

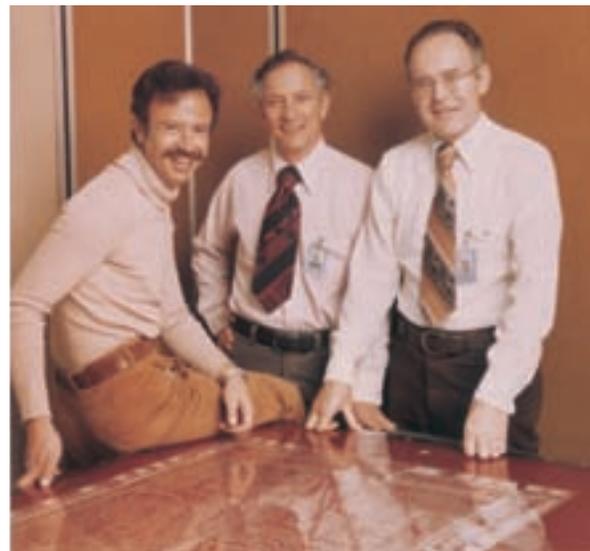
ging der erste Mikroprozessor hervor, 1971 als 4004 vorgestellt.

Jetzt begann sich eine Reihe positiver Rückkopplungskreise voll zu entfalten: Immer bessere und billigere Hardware stellte immer größere Lösungsräume für immer bessere Software bereit, aus der sich immer bessere Designtools entwickelten, spezielle Computerprogramme, für immer raffiniertere Entwürfe für immer bessere und billigere Hardware für ... – der Kreis schließt sich. Das staunende Publikum sah Reinräume entstehen, in denen sich, gelb beleuchtet, Menschen in Schutzanzügen bewegten; es bestaunte die Großstadtplänen immer ähnlicher werdenden Chipfotografien und kaufte begeistert die durch die Mikroelektronik ermöglichten Produkte – den Chipdesignern, im Abstrakten zu Hause, wurde nur wenig Aufmerksamkeit zuteil. Vielleicht auch, weil das Marketing Handfestes braucht – Transistorzahlen, Taktraten – das den Computerbesitzern Abgrenzung gestattet.

Die Schaltungen, anfangs noch von Hand und Hirn allein entworfen, wurden so komplex, dass Computer zu Hilfe genommen werden mussten, deren Programme umständliche manuelle Schritte automatisierten – die Anfänge von EDA.

Erste EDA-Programme entstanden vor ca. 40 Jahren zeitlich parallel sowohl in der Mikroelektronik als auch in der (noch diskreten) digitalen Elektronik, deren Träger die Leiterplatte war. In der Mikroelektronik, die sich nach der Präsentation des ersten ICs durch Jack Kilby im Jahre 1958 sehr schnell ent-

wickelte, standen zunächst die (aus heutiger Sicht) niedrigen Entwurfsebenen im Vordergrund des Interesses. Es ging darum, die Halbleiterphysikalischen Prozesse zu verstehen und daraus Erkenntnisse für die Gestaltung einzelner Bauelemente zu gewinnen. Prozess- und Devicesimulatoren entstanden. Sehr bald ergab sich auch die Notwendigkeit, das Verhalten ganzer (noch sehr kleiner) Schaltungen vorherzusagen und zu analysieren. Erste Netzwerkanalyseprogramme mit speziellen Modellen für integrierte Transistoren kamen auf. SPICE (Simulation Program with Integrated Circuit Emphasis, 1972) ist der große Meilenstein, der im Gedächtnis haften geblieben ist.



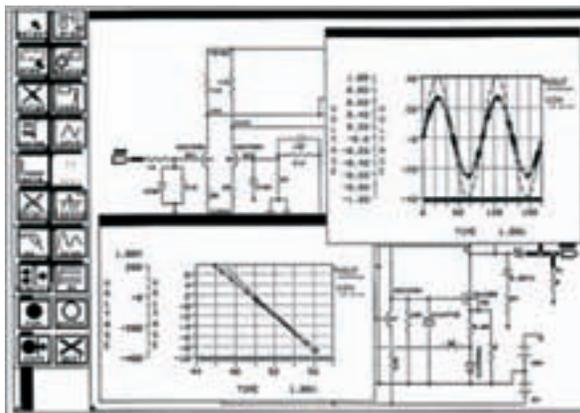
Dream Team: Die Gründungsmitglieder der Firma Intel Andrew Grove, Robert Noyce und Gordon Moore vor dem Entwurf des ersten Mikroprozessors Intel 4004 (1971) mit 2.300 Transistoren.

Gleichzeitig entstanden im Bereich der Entwicklung digitaler Großrechenanlagen die ersten Programme zur Logiksimulation und zur Anordnung und Verdrahtung von Komponenten auf Leiterplatten. All dies kam nicht etwa in spezialisierten Softwarefirmen zustande, sondern in den Labors der Halbleiter- bzw. der Datenverarbeitungsindustrie und – vor allem – in den Universitäten und anderen staatlichen Forschungseinrichtungen. Die Basis dafür waren die enormen Fortschritte in der Ingenieurmathematik, die mit dem Vordringen der elektronischen Datenverarbeitung eingesetzt hatten, insbesondere auf Gebieten wie numerische Lösungsverfahren, kombinatorische Optimierung und graphische Datenverar-



Reinraum in einer Chipfabrik. Ein Reinraum ist in verschiedene Zonen mit den Reinheitsklassen 10 bis 1000 unterteilt. Ein für die Chipproduktion notwendiger Klasse 10 Reinraum hat 20.000 x weniger Partikel vergleichbarer Größe als ein normaler Wohnraum.

beitung. Hier, in der Grundlagenarbeit der Jahre 1960 bis 1970 liegen die eigentlichen Wurzeln von EDA. Interessanterweise kamen zahlreiche wichtige Beiträge in diesen Jahren aus Europa, das in dieser Zeit und den darauf folgenden Jahren eine wichtige Rolle gespielt hat. Beispielhaft sind die Arbeiten zur Prozess- und Devicesimulation an der RWTH Aachen, die Standardzellenentwurfsprogramme, die am IMEC in Leuven entstanden oder die Arbeiten zu formalen Sprachen in Edinburgh. Kennzeichnend für diese Phase, die etwa bis 1980 andauerte, war die enge, unmittelbare Zusammenarbeit zwi-



Ikons und Fenstertechnik - mit bis dahin nicht verfügbaren graphischen Funktionen: Die grafische Benutzeroberfläche des Werkzeugs „DAISY“ war ein EDA-Ereignis Mitte der achtziger Jahre.

schen Universitäten und Industrie, zwischen Forschern und Anwendern. Obwohl diese von beiden Seiten als außerordentlich fruchtbar empfunden wurde, fehlte zum dauerhaften Erfolg eine wesentliche Komponente. Die entwickelten Programme waren letztlich Prototypen für Spezialisten. Mit dem fortschreitenden Wachstum der Mikroelektronik- und Systemindustrie wurden robuste, wartbare Programme mit intuitiven Benutzeroberflächen für (relativ) unerfahrene Anwender benötigt: Keine Aufgabe für Universitäten. An dieser Stelle entwickelt sich – konsequenterweise – eine spezifische Softwareindustrie mit den erfolgreichen Vorreitern Daisy, Mentor und Valid. Damit war das EDA-Band zwischen Universitäten und Anwenderindustrie zerschnitten. Die EDA-Industrie, als neuer potentieller Partner der Forschung, konzentrierte sich auf Umsatz und Ergebnis und dachte (noch) nicht an neue revolutionäre Werkzeuge.

Vielleicht ist dieser fehlende Weitblick der Grund dafür, dass sich die Schwierigkeiten beim Entwurf komplexer Chips mittlerweile zu einem echten Engpass bzw. Flaschenhals entwickelt haben. Ursache ist die exponentiell wachsende Chipkomplexität, der seit über 20 Jahren keine adäquaten Anstrengungen zur Steigerung der Produktivität beim Chip-Design gegenüber stehen. So hat sich eine Schere geöffnet – eben das ist mittlerweile spürbar geworden.



Die Entwurfsflücke (engl. „Design-Gap“) öffnet sich scherenartig: Die Komplexität (Zahl der Transistoren) der herstellbaren Chips wächst mit den Jahren viel schneller als dies von den Chipentwicklern umgesetzt werden kann. Ohne eine (Teil-)Kompensation durch bessere EDA-Software werden hochkomplexe Chips zwar gefertigt, aber nicht entworfen werden können.

Widrigkeiten beim Chipentwurf – Optimierte Lösungen für vertrackte Probleme

Der bisherige Königsweg, immer anspruchsvolleren

Anwendungen mit immer komplexeren Chips mit immer

mehr Bauelementen gerecht zu werden, hat auch seine

Nachteile: Bei Chipentwurf und Chipproduktion sind

immer mehr Randbedingungen zu beachten.

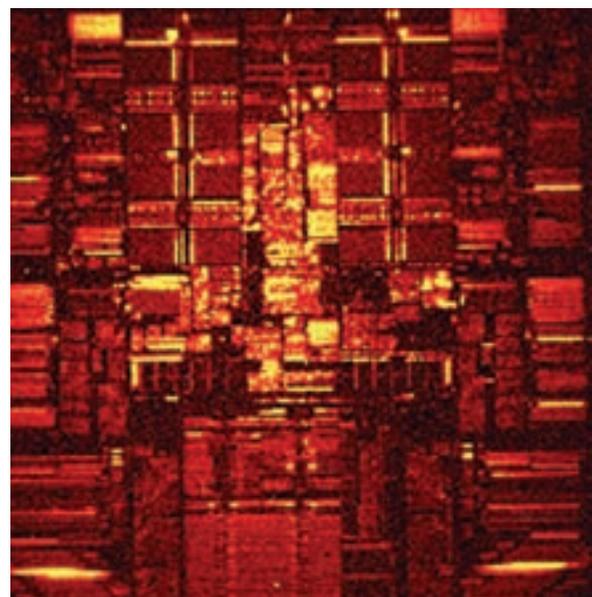
Glücklicherweise aber wachsen nicht nur die Schwierigkeiten, es wächst auch die Zahl der Instrumente und Verfahren zur Analyse hochkomplexer Chips. Das bei IBM entwickelte PICA-Verfahren – Picosecond Imaging Analysis – nutzt den Umstand, dass die schaltenden Feldeffekttransistoren eines Mikrochips schwache Lichtsignale aussenden, die sich mit modernem Gerät entdecken und in Bilder umsetzen lassen. Bei näherer Betrachtung dieser Bilder drängt sich die Analogie zu Häuserblocks und Straßenzügen auf, und wenn der Chip aktiv ist, machen sich die Signalströme wie ein Wetterleuchten bemerkbar, ähnlich dem nächtlichen Verkehrstreifen einer Stadt.

Noch einmal: Die Stadt auf der Briefmarke

Der Vergleich eines Mikrochips mit einer Stadt ist gar nicht so abwegig, die Komplexität eines Chips erinnert durchaus an die einer Großstadt wie Berlin, London oder Paris, nur ist der „Stadtplan“ bei einem modernen Chip um vieles komplexer. So finden auf einem daumnagelgroßen Siliziumplättchen mehrere Kilometer Leiterbahnen Platz, die die zig Millionen Transistoren miteinander verbinden; wäre der Großraum London ähnlich dicht mit Straßen belegt, kämen 50 Milliarden Kilometer zusammen. Für die dreidimensionale Schichtung

der Transportwege bietet sich Paris als Vergleich an, denn der Kalkstein für dessen Prachtbauten und Wohnhäuser wurde dem Pariser Untergrund entnommen, der dadurch ein Labyrinth von unterirdischen Wegen enthielt, in dem das Bürgertum früher unentwegt Scharen von Umstürzern währte. Die heutigen Hohlräume dienen meist ehrbaren Einrichtungen wie Metro-Linien, Abwasserkanälen, Tiefgaragen, unterirdischen Straßen, Leitungsschächten etc., ein großenteils lichtloses Gewusel von Ehrfurcht gebietender Komplexität.

Allein die topologische Korrektheit eines Chipentwurfs richtig hinzubekommen, dass also jeder der bald eine Milliarde Transistoren – kreuzungsfrei, sonst gibt es einen Kurzschluss –



Picosecond Imaging Analysis: Lichtemission einzelner Feldeffekttransistoren eines IBM S390 Mikrochips.

richtig mit den anderen Transistoren und den Chipausgängen und den Versorgungsleitungen verbunden ist, das allein übersteigt jedes menschliche Vorstellungsvermögen. Nicht, weil die Verbindungsprinzipien so schwierig wären – es ist die unglaubliche Anzahl und die dahinter steckende komplexe Funktionalität, die maschinelle Lösungen, also EDA, erzwingt. Hinzu kommt, dass der Bauplan eines Chips eine ständig gewachsene Zahl von Misslichkeiten – oder „constraints“, Einschränkungen – berücksichtigen muss.

Kapazitäten, Hot spots, Geisterstimmen

Mitte des achtzehnten Jahrhunderts begannen in Europa Flaschen einer ganz besonderen Art zu kreisen, deren Inhalt, über einen Draht geleitet, noch auf einen Kilometer Entfernung an Spirituosen gewöhnte Karthäusermönche tanzen lassen konnte: Leidener Flaschen. Das waren Glasgefäße, innen und außen mit Zinnfolie beschlagen, die elektrische Ladungen speichern und dann elektrische Schläge versetzen konnten, was damals einer großen Zahl von vagabundierenden Elektriseuren zu Lohn und Brot verhalf. Die Fachwelt nennt die Leidener Flasche heute einen Kondensator, dessen Platten, die Zinnfolien, von einem Dielektrikum, hier Glas, auseinander gehalten werden. Das Ladungsspeichervermögen heißt „Kapazität“.



Bei der Entwicklung eines Chips gilt es, viele – sich teilweise widersprechende – Freiheitsgrade und Randbedingungen zu berücksichtigen: Chips mit großer Fläche besitzen weniger parasitäre Kopplungseffekte und verursachen geringe Verlustleistung, kosten aber mehr Geld. Zudem verursachen lange Leitungen Einbußen in der Leistungsfähigkeit.

Kapazitäten spielen in der Elektronik eine große Rolle, auch im Mikrochip sind sie erwünscht, einerseits: Winzige, leitend dotierte, durch eine Siliziumoxidschicht getrennte „Platten“ bilden kleine Kondensatoren, die Ladungen speichern und damit ein Bit repräsentieren können, also eine Speicherzelle. Andererseits: Auch zwei auf einem Chip nebeneinander liegende Verbindungsleitungen, Metallstreifen, bilden mit dem zwischen ihnen liegenden Dielektrikum aus Silizium eine Art Kondensator, ein „Leidener Fläschchen“, und das nun ist nicht erwünscht. Denn wenn sich die elektrische Spannung an einem Anschluss eines Kondensators verändert, hat das einen Effekt (kapazitive Kopplung) auf den Anschluss der anderen Seite. Im Mikrochip bedeutet das: Wenn eine Leiterbahn elektrische Signale transportiert, würde eine zu dicht anliegende Nachbar-Leiterbahn diese Signale möglicherweise empfangen und ebenfalls transportieren - ein babylonisches Signalgewirr wäre die Folge. Der Effekt trat auch in den alten analogen Telefonleitungen auf, nicht selten waren kapazitiv vermittelte Stimmen Anderer zu hören. Für die Chipentwickler bedeutet das: Leiterbahnen dürfen nicht zu nahe beieinander liegen, da sonst die eine Leiterbahn die Signale auf der anderen Leiterbahn „mithört“ und weiterleitet. Ein Datenchaos wäre die Folge. Eine in der Auswirkung ähnliche (induktive) Kopplung tritt zwischen stromdurchflossenen Leitern auf. Zusammengefasst nennt man diese unheilvollen Phänomene „elektromagnetische Kopplung“ – eine erste und besonders wichtige Rahmenbedingung (Constraint) beim Chipentwurf.

Die elektrischen Spannungen auf einem Chip sind heute sehr moderat, wenige Volt nur, harmlos wie die Spannung einer Taschenlampen-Batterie. Wenn entgegengesetzte Spannungen dieser Größe aber an Arealen liegen, die von nur hauchdünnen Isolationsschichten getrennt werden, sind extreme elektrische Feldstärken die Folge. Hohe Feldstärken aber setzen Ladungsträger wie Elektronen in heftige Bewegung, was im Siliziumkristall des Chips zu einem Bruch durch die Isolierschicht, zu einem Kurzschluss, führen kann. Isolierschichten also dürfen, spannungsabhängig, nicht zu dünn werden. Aber auch nicht zu dick sein, Platz ist Mangelware, wie in Paris. Paris trägt als Gleichnis übrigens auch für das Kurzschluss-Szenario: Im Dezember 1774 sackte die Route de Orleans auf einer Länge von dreihundert Metern 25 Meter tief in einen Steinbruch mit zwei Etagen. So etwas darf nicht passie-

ren passieren – eine weitere Herausforderung für den Chipentwurf.

Wenn ein ungeladener Kondensator mit einer Spannungsquelle verbunden wird, saugt er sich mit Elektronen voll, bis seine Spannung die der Quelle angenommen hat. Und da eine Quelle elektrischer Ladungen ebenso wenig beliebig viele Ladungen liefern kann wie eine Wasserquelle ihr Wasser, machen Kapazitäten entlang eines Signalwegs die Signale in der Regel nicht besser, sie „verschleifen“ sie. Einstmals zackige Rechtecksignale, die für ein klares digitales Ja oder Nein standen, werden zu runden, dubiosen Buckeln, deren Auswertung schwieriger ist. Der Chip-Entwurf muss das – ggf. mit verstärkenden Schaltungsteilen – berücksichtigen.

Ebenso ist der Effekt zu berücksichtigen, dass Leitungen, die plötzlich ihre Eigenschaften ändern, an der Unstetigkeitsstelle Signale reflektieren können, ein Echo erzeugen. Das kann auch im Alltag erleben, wer in eine beidseitig offene Betonröhre hineinruft. An der Betonröhre könnte ein Ballen Heu das Echo abfedern, Chipdesigner müssen für ihre Chipverdrahtung entsprechende Algorithmen anwerfen, denn sonst entstünde womöglich ein Signalchaos. Mithin wäre der Chip defekt, also nicht richtig entworfen worden.

Anders schließlich als in der von mitfühlender Toleranz abgedeckten Alltagswelt gibt es auf einem Chip für die meisten Signalgruppen rigorose Forderungen nach Pünktlichkeit. Kritische Impulse haben an ihren Bestimmungsorten in einem Zeitfenster einzutreffen, dessen Breite sich nur mehr nach einigen Dutzend Picosekunden bemisst. Eine Picosekunde ist der Millionste Teil einer Millionstel Sekunde. Licht – 300.000 Kilometer pro Sekunde schnell – legt in einer Picosekunde nur mehr 0,3 mm zurück. Um das zu erreichen, muss das Chipdesign die Signalwege richtig legen, muss verzögernde (kapazitive) Effekte und deren Zusammenspiel mit den Leiterbahnwiderständen einbeziehen, muss die Leiterbahnlängen über das Ganze Kreuz und Quer, Hoch und Runter auf den Bruchteil eines Mikrometers festlegen, gewollte Umwege einplanen, und alles wird um so kritischer, je schneller die Prozessoren takten, und sie takten immer schneller, damit auch der PC immer schneller wird. Die Entwurfswerkzeuge müssen das berücksichtigen.

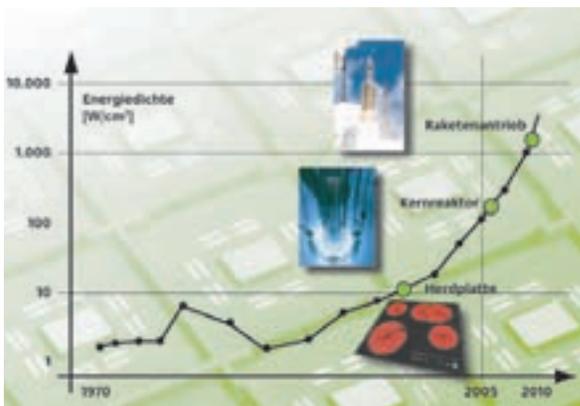
Bei höchsten Taktraten kommen schließlich Gesetzmäßigkeiten zum Zuge, die, obwohl altbekannt, beim Chipdesign früher keine Rolle gespielt hatten: Bewegte Ladungen strah-

Wie schnell ist eigentlich das Licht? Der Vergleich zeigt die nahezu unvorstellbare Geschwindigkeit – und beinahe mit Lichtgeschwindigkeit bewegen sich Ladungsträger in den Leitbahnen eines heutigen Chips.

Schwingungen und deren Frequenzschlag	Schwingungsdauer	Strecke, die das Licht in dieser Zeit zurücklegt
 1 Hertz menschliches Herz	1 Sekunde = 1s	300.000 km ca. Entfernung Erde - Mond
 10 Hz Augenlid	1/10s = 10 ⁻¹ s	30.000 km ca. Erdumfang
 10³ Hz = 1 Kilohertz = 1KHz Flügelschlag der Stechmücke	1/1.000s = 1ms = 10 ⁻³ s = Millisekunde	300 km Ost-West Ausdehnung der BRD
 10⁷ Hz = 10 Megahertz = 10Mhz Signaltakt im PC - Netzwerk	1/10.000.000s = 10ns = 10 ⁻⁸ s = 100 Nanosekunden	30 m Autobahn - Breite
 10⁹ Hz = 1 Gigahertz = 1GHz Mobilfunk - Frequenz	1/1.000.000.000s = 1ns = 10 ⁻⁹ s = 1 Nanosekunde	30 cm DIN A4 Blatt
 10¹⁰ Hz = 10 GHz Radarmessung	1/10.000.000.000s = 100ps = 10 ⁻¹⁰ s = 100 Picosekunden	3 cm Briefmarke
 10¹² Hz = 1 Terahertz = 1THz Transistor	1/1.000.000.000.000s = 1ps = 10 ⁻¹² s = 1 Picosekunde	0,3 mm menschliches Haar
 10¹⁵ Hz = 1 Petahertz = 1PHz Licht	1 Femtosekunde = 10⁻¹⁵s = 1fs	0,3 µm Bakterien

len elektromagnetische Wellen ab, heftig bewegte intensive Wellen, und die können den Signalfluss des Chips stören. Das Chipdesign muss das berücksichtigen.

Schließlich: Die Funktionsfähigkeit von Halbleiterschaltungen hängt immer stark von der Betriebstemperatur ab. „Hot spots“, lokale Überhitzungen, bedingt durch eine zu große Konzentration von Chip-Bauelementen, die leider einen Teil ihrer Betriebsenergie in ungewollte – den Chip zerstörende – Wärme umsetzen, sind unbedingt zu vermeiden und damit weitere Rahmenbedingungen (Constraint).

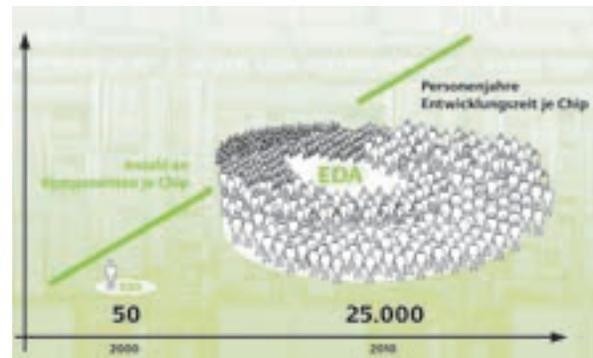


Die Sache ist heiß: Bereits heute übersteigt die Leistungsdichte integrierter Schaltungen die von glühenden Herzplatten. Ohne signifikante Verbesserung der Entwurfverfahren würde die Leistungsdichte sehr bald die eines Kernreaktors oder gar einer Raketenstufe erreichen, was die PC-Lüfter sicherlich überfordern würde.

Und dann: Leckströme. Sind verschieden geladene Bereiche nur mehr durch ein Dutzend Atomdurchmesser Isolierschicht voneinander getrennt, neigt die Natur dazu, die Ladungsdifferenzen durch so genannte Tunnelströme auszugleichen, abhängig vom Abstand der Bereiche. Wenn es nicht gar zu einem klassischen Durchbruch kommt. Und die Leckströme vergrößern die am Chip in Wärme umgesetzte Leistung und saugen den Notebook-Akku leer und so weiter.

Es versteht sich von selbst, dass Gebilde dieser Komplexität ohne Computerhilfe nicht mehr zustande kommen können. Durch die bisherigen EDA-Entwicklungen stehen den Entwicklern natürlich zahlreiche Methoden, Werkzeuge (Programme) und Datenbibliotheken zur Seite, gleichwohl ist mit der Komplexität der Chips immer auch die Kopfstärke der Design-Teams gewachsen. Auf lange Sicht ist dies zum Scheitern verurteilt: Wie man weiß, geht eine Vergrößerung der

Kopfstärke keineswegs zwangsläufig mit einer Erhöhung der Leistungsfähigkeit einher. Und würde man die heutige Entwicklung nur bis zum Jahr 2010 fortschreiben, müssten die Teams für das Design eines neuen Mikroprozessors dann 25.000 Häupter zählen, was nicht zu bezahlen, geschweige denn zu organisieren wäre.



Aufgrund der steigenden Anzahl von Komponenten auf einem Chip (Komplexität) erhöht sich auch die zur Entwicklung nötige Zeit bzw. nötige Anzahl von Entwicklern. Schon in wenigen Jahren müsste bei gleich bleibender Arbeitsweise ein Entwurfsteam aus mehr als 25.000 Personen bestehen, welches kaum mit hoher Effektivität zu organisieren wäre.

Die Entwicklung eines neuen Mikroprozessors würde dann soviel kosten wie die Entwicklung des Airbus A380. Um diesen GAU zu umgehen, bleibt nur ein Weg: Die EDA-Methoden und -Instrumente sind neuerlich und im großen Stil zu verfeinern, um der exponentiellen Leistungssteigerung bei jeder Chipgeneration zumindest nahe zu kommen. Der Zeitpunkt ist längst gekommen: Die Verfeinerung der Entwurfsmethoden ist profitabler als der bisherige Königsweg – die Verkleinerung der Chipstruktur. Der Beherrschung immer neuer Constraints durch verfeinerte Entwurfsmethoden kommt dabei eine Schlüsselrolle zu. Nicht zu vergessen, schließlich: Der Zeitfaktor. Bei Produktzyklen für elektronische Geräte, die nur mehr 16-18 Monate betragen, hat man auch entsprechend weniger Zeit für den Chipentwurf, noch dazu ist das neue Produkt komplexer als das alte. Somit entscheidet auch die Entwurfsgeschwindigkeit über den wirtschaftlichen Erfolg – ein Grund mehr, in EDA zu investieren. Das historische Motto „real men have fabs“ hat sich gewandelt: Während „echte Männer“ auf Fabriken setzen, investieren kluge Leute in EDA!

Im Dschungel der Signale: Analog-, Digital- und Mixed-Signal-Welten

Elektronik ist die Kunst, dem Verhalten von Elektronen, den Trägern der elektrischen Ladung, technisch etwas Nützliches abzugewinnen. Seit der Entstehung dieses Zweiges von Naturwissenschaft und Technik im 19. Jahrhundert – dank unvergessener Pioniere wie Michael Faraday – hat das Gebiet eine phantastische Karriere gemacht.

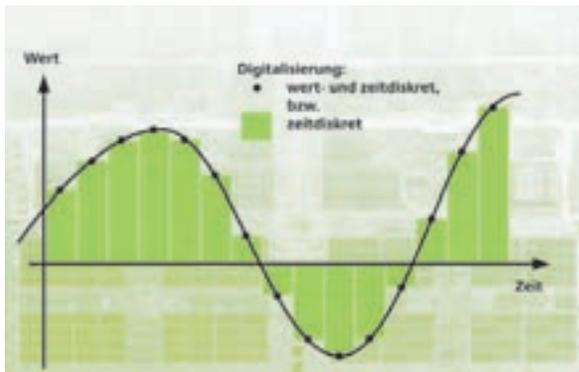
Im Durchschnittshaushalt eines Industrielandes werden sich kaum noch Gegenstände finden, an deren Zustandekommen nicht auch Elektronik mitgewirkt hat. Das gilt selbst für Wein, an dessen Entstehung sicherlich eine elektronische Temperaturregelung, eine elektrische Umwälzpumpe, wenigstens aber die gedimmte Kellerbeleuchtung beteiligt waren. In der elektronischen Berichterstattung nimmt der Computerchip den ersten Platz ein, aus guten Gründen, allerdings sind Mikroprozessoren nur die Spitze eines gewaltigen Eisbergs. Denn neben den digitalen Elektronik-Welten existieren, weiterhin unbemerkt, analoge, die unter anderem die Berechnungen eines digitalen Schaltkreises in eine Aktion umsetzen oder reale Umweltgegebenheiten messen und so für eine digitale Berechnung erfassbar machen. Und dann bewegt sich etwas aufgrund der digitalen Chip-Kalkulation, dreht sich, von Analogelektronik gespeist, vibriert und bremst.



Gestern und Heute: Das gute alte Grammophon nutzte analoge Datenspeicher (Schallplatte) und setzte diese analog (Nadel und Trichter) in Töne um. Heutige MP3 Player nutzen digitale Daten für weiterhin analoge Töne. Mixed-Signal!

Digital, analog

Die alten schwarzen Vinyl-Schallplatten waren analoge Medien, das Auf und Ab ihrer Rillen, ihr Schlingeln eine physikalische Entsprechung, ein Analogon, des Schalls, der in sie gleichsam eingegraben ist. Dieses mechanische Analogon wird von einem Tonabnehmer in analoge Spannungsschwankungen umgesetzt, mit denen ein analoger Verstärker eine daran liegende Magnetspule so weit mit Kraft ausstattet, dass sie die Membran eines Lautsprechers in Vibrationen versetzen, also Schall entstehen lassen kann. Diese analoge Welt, die sich durch kontinuierliche Werte auf einer kontinuierlichen Zeitachse beschreiben lässt, kann in diskrete Werte zu diskreten Zeitpunkten umgesetzt – digitalisiert – werden, einfach, indem man sie misst und festhält.



Die Digitalisierung analoger (kontinuierlicher) Signale erfolgt mittels einer Abtastung. Dabei werden die analogen Werte zu festen (gleichverteilten) Zeitpunkten ermittelt, so dass ein zeitdiskretes Signal entsteht, das in digitale Werte übersetzt wird. Je mehr Zeitpunkte zur Abtastung herangezogen werden, umso genauer ist die Digitalisierung.

So lässt sich Schall, der bereits in eine analoge elektrische Spannung verwandelt wurde, festhalten, indem in hinreichend kurzen Abständen die jeweilige Spannung gemessen wird und die Werte niedergeschrieben werden – vor der Erfindung des Computers ein zugegeben absurdes Unterfangen. Für eine CD wird aber eben das getan: 44.100 mal pro Sekunde wird die Spannung des Schallsignals gemessen und der jeweilige Messwert in einem Speicher abgelegt. Für CD-Qualität werden 16 Bit pro Messwert und Kanal gespeichert. Für eine Minute Gesang kommen so mehr als 10 Megabyte Daten zusammen – ein Prozess, der von heutigen Heimcomputern mit Leichtigkeit gehandhabt wird.

Die Umsetzung der Spannungssignale in Bits und Bytes wird von so genannten Analog/Digitalwandlern vorgenommen, Schaltungen, die mittlerweile routinemäßig 24-Bit-Genauigkeit erreichen, elektrische Spannungen mithin theoretisch in $2^{24} = 16.777.216$ Werte aufrastern können. In CDs nun wird der Prozess umgekehrt, die zusammen mit vielen Korrekturdaten abgespeicherten Sounddatenpakete werden wieder in eine analoge elektrische Spannungskurve umgesetzt, die einen analogen Verstärker treibt etc.

Mixed-Signal in der Industrie

Die Unterhaltungselektronik ist das augenfälligste Beispiel des Zusammenspiels zwischen analoger und digitaler Elektronik, AD/DA-Wandler sind aber mittlerweile in der gesamten Industrie alltäglich, weil alle Schnittstellen zwischen Computern und der realen – analogen – Welt eines solchen Wandlungsprozesses bedürfen. In der chemischen und pharmazeutischen Prozesstechnik etwa müssen zahlreiche Parameter erfasst, digitalisiert und in Steuerungssignale umgesetzt werden, die dann mit Hilfe einer Leistungselektronik Heizungen hoch oder herunter fahren lassen, Dosierventile bedienen, Leitungen öffnen und schließen usw. Für die Automobilindustrie sind „Mixed-Signal“-Schaltungen sehr wichtig, man findet sie u.a. in Airbag-Auslösern, in denen Sensoren Beschleunigungen erfassen, die, in Bits und Bytes umgerechnet, von einer digitalen Schaltung bewertet werden. Erkennt der Sensor z.B. dass eine Kollision unvermeidbar ist, wird der Airbag gezündet. Das irgendwann mit Sicherheit kommende Elektroauto, gespeist von Brennstoffzellen oder Lithiumakkumulatoren, wird ein Eldorado für Digital-, Analog- und Leistungselektronik. Überhaupt: Wer sich auf Reisen begibt, darf „Mixed-Signal“-Elektronik überall vermuten: Zum Beispiel die Steuerungselektronik in der Straßenbahn, die den Fahrstrom in so fein variierenden Portionen einspeist, dass sich moderne Gefährte wie eine Katze schnurrend bewegen können. Oder der ICE, bei dem hochspannungsfeste Halbleiter, Sensoren, AD/DA-Wandler und digitale Regelkreise für die glatte Fahrt sorgen und beim Bremsen elektrische Energie zurück in den Fahrtdraht speisen.

Oder wieder zu Hause: Wenn die Wäsche in einer modernen Waschmaschine behandelt wird, fällt auf, dass das Gerät beim Schleudergang nicht mehr wandert. Sensoren und eine feinfühligere digitale Auswerte- und analoge Leistungselektronik

steuern das Schleudern so, dass die Maschine in der Regel am Platz bleibt, weil den Vibrationen kunstvoll entgegen gesteuert wird.

EDA in der Luft

Wenn ein Pilot in einem modernen mittels „Fly-by-Wire“ gesteuerten Flugzeug einen Steigflug vorhat, nimmt er nicht mehr unmittelbar Einfluss auf Antrieb und Lenkung, sondern gibt das Mehr an Kraft vor, mit dem Piloten und Passagiere dabei in den Sitz gedrückt werden. Den Rest-Triebwerksschub und Anstellwinkel der Steuerklappen – errechnen Computer. „Fly-by-Wire“ bedeutet dabei, dass der Hydraulikdruck per Draht, „by Wire“, elektronisch ferngesteuert unmittelbar am zu verstellenden Objekt, etwa dem Querruder, in Aktion umgesetzt wird. Für diese Steuerung stehen beispielsweise im Airbus A380 acht Hauptcomputer zur Verfügung.

Damit eventuelle Hardware-Fehler keine katastrophalen Folgen haben, stammen die wichtigsten Computer von verschiedenen Herstellern, die überdies mit unterschiedlichen Prozessoren bestückt sind. Das – kluge – Verfahren verdeutlicht, wie wichtig die Qualitätssteigerung von Prozessorchips durch EDA ist. Die im Consumer-Bereich tolerierte Ausfallrate von 500 ppm, also 0,05 Prozent, reicht sicherlich für einen DVD-Spieler, für die Steuerung eines Flugzeugs reicht sie nicht. Die Unsicherheit wird nicht immer mit mehrfach redundanten Systemen ausgeglichen werden können, mit EDA könnte der Aufwand minimiert und die Sicherheit erhöht werden. Ohne EDA würden Chipdesigner sicher nicht in ein solches Flugzeug einsteigen.

Das komplexe Computersystem des Airbus A380 erlaubt den Piloten auch nicht jedes Manöver. Bei Fluglagen, die etwa zu einem Strömungsabriss führen könnten, der den Flieger abstürzen lassen würde, übernehmen Chips die Kontrolle. Airbus geht davon aus, dass die Möglichkeiten der Elektronik, im Extremfall die richtigen Entscheidungen treffen zu können, mittlerweile günstiger einzuschätzen sind als die des Menschen. Wenn das richtig ist, werden mehr und mehr sicherheitsempfindliche Prozesse an Rechner übertragen, was ohne die durch EDA sichergestellte Zuverlässigkeit eher fragwürdig wäre.

Tatsächlich ist in der Technik immer das Risiko menschlicher Fehlhandlungen gegen das der Maschinen abzuwägen. So



Cockpitansicht eines Airbus A340. Der altbekannte Steuerknüppel hat ausgedient. Heutige Anforderungen an Komfort, Wirtschaftlichkeit und Sicherheit erfordern elektronische Systeme, deren Zuverlässigkeit EDA sicherstellt.

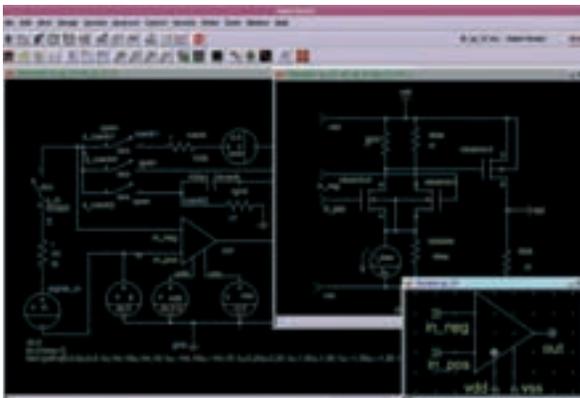
kann die im Auto vom ABS-System bereit gestellte Stotterbremse in Einzelfällen durchaus zu Bremswegverlängerungen führen, dafür bleibt das Auto während des Bremsens immer lenkbar.

Analoge Herausforderungen

Ingenieure, die den analogen Teil dieser Elektronik bearbeiten, fühlen sich nicht selten als eine Art Adel ihres Berufsstandes. Da ist was dran, zum einen ist die Analogelektronik älter als die digitale, zum anderen ist sie stärker als die digitale mit der Physik verkoppelt, die sich in sehr subtilen Effekten äußern kann, deren Beherrschung geradezu Intuition erfordert. Eine Leitung auf einem Analog-Schaltkreis etwa kann logisch durchaus richtig gelegt sein, also wie gefordert von A nach B führen. Ist sie aber zu kurz oder zu lang, oder ist eine Leitung, die als Antenne wirken kann, in der Nähe, könnte das

zu unkontrollierten Schwingungen führen. Oder ist die Stelle auf dem Chip, durch die größere Ströme fließen sollen, zu klein oder falsch platziert, kann es dort zu heiß werden, oder die sich auf dem Chip verbreitende Wärme bringt die Verstärkungseigenschaften aus dem Gleichgewicht, das Gebilde beginnt, zu „driften“, mit fatalen Folgen ... Analog ist eine Wissenschaft und eine Kunst. Aber Analog-Schaltungen sind so komplex und die von ihnen zu verarbeitenden Signale sind so schnell und anspruchsvoll geworden, dass auch hier EDA zu Hilfe kommen muss.

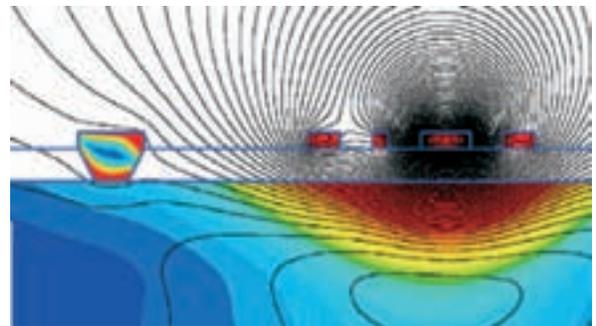
Auch für Analogschaltungen gibt es Design-Hilfen, allerdings ist etwa ein Analogtransistor viel schwieriger zu entwerfen als ein digitaler. Während sich ein Digitaltransistor lediglich verlässlich in zwei Zustände schalten lassen muss, hat eine Analogschaltung an ihrem Ausgang ein stufenloses, eingangsabhängiges Muster zu reproduzieren, etwa ein Signal zu verstärken. Das Analogdesign ist in anspruchsvollen Mixed-Signal-Umgebungen zu einem echten Problem geworden, in das mehr und mehr Physik eingebunden ist.



Analogentwurf eines Operationsverstärkers mit EDA: Die hierarchisch aufgebauten Schaltpläne werden am Rechner erstellt und enthalten die für eine Simulation nötigen Informationen für jedes Bauteil und deren Verbindung.

Physiker wiederum fangen den ihnen zugänglichen Teil der Wirklichkeit gerne mit Differentialgleichungen ein, mathematischen Gebilden, die die Ausbreitung von physikalischen, auch chemischen Eigenschaften – elektrische Feldstärken, Temperaturen, Farbkonzentrationen – in Zeit und Raum beschreiben. Anders als früher lassen sich heute solche Gleichungen durch EDA-Software lösen und das Errechnete sogar mit entsprechender Computergrafik sichtbar machen. Und so sehen die Designer potentielle Hot Spots – wo es im Chip also

zu heiß werden kann –, potentielle Durchbruchstellen – wo die Feldstärken so hoch werden, dass womöglich ein Kurzschluss auftritt. Die Programme dazu werden immer raffinierter und immer unentbehrlicher, in ihrer Verfeinerung liegt ein ganz erhebliches wirtschaftliches Potential.



Hallo Nachbar! Feldverteilung des elektrischen Feldes einer Leiterbahn. Eine zu starke Ausdehnung des Feldes führt zum „Übersprechen“ auf die Nachbarleitungen, das früher auch beim Telefonieren auftrat. Dabei kann Informationsverlust entstehen oder sogar die Leiterbahn zerstört werden. Der Chipentwurf muss dies berücksichtigen und vermeiden.

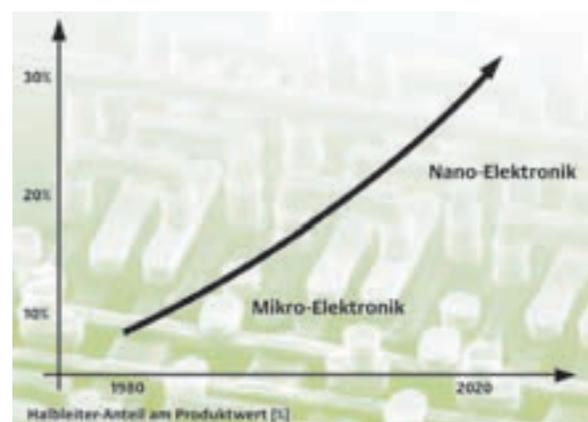
EDA und der Standort Deutschland

Die zukünftigen Anforderungen an EDA-Methoden und Werkzeuge sind gewaltig, oft müssen grundlegende Problemlösungen erst noch erforscht werden. Dabei wird die besondere Berücksichtigung der verschiedenen Anwendungsbereiche aufgrund der zunehmenden Produktspezialisierung immer wichtiger.

Optimale Entwurfsergebnisse sind nur mit speziell an den Anwendungsbereich angepassten Methoden und Werkzeugen möglich. Das stellt an sich kein Problem dar, problematisch sind aber die regionalen Unterschiede verschiedener Märkte. So haben Europa und speziell auch Deutschland ihre Stärken in der Automobilelektronik, der Kommunikationstechnik, Telematik, IC-Sicherheitstechnik sowie der Medizintechnik. Damit stehen gemischte Analog/Digital-Schaltungen und sicherheitskritische Anwendungen in Europa im Vordergrund. Demgegenüber kommen rein digitale Schaltungen wie CPUs zumeist aus den USA, in der Folge sind für die EDA-Anbieter dort meist nur rein digitale Aspekte wichtig. Da die amerikanischen EDA-Hersteller aber sowohl den Weltmarkt als auch den europäischen Markt dominieren, wird den für

die europäischen Hersteller wichtigen EDA-Aspekten nicht immer die notwendige Priorität gegeben.

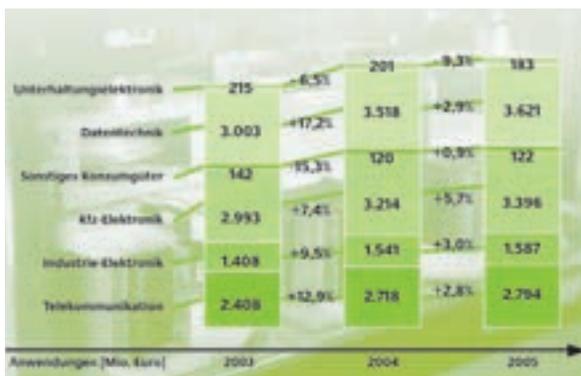
Dadurch kommt es zu der fatalen Situation, dass der wirtschaftlich betrachtet relativ große europäische EDA-Markt – immerhin werden hier 20% des EDA-Weltumsatzes erzielt – nicht entsprechend seiner Bedürfnisse bedient wird. Eigene Anstrengungen in Deutschland und Europa sind deshalb unerlässlich, um der deutschen System- und Halbleiterindustrie diejenigen Methoden und Werkzeuge zur Verfügung zu stellen, die benötigt werden, um weiterhin deren führende



Die volkswirtschaftliche Bedeutung der Mikro- und Nanoelektronik ergibt sich aus ihrem stetig steigenden Anteil am Produktwert, der in den Jahren von 1980 bis 2000 von etwa 6 % auf über 15 % angestiegen ist.

Stellung im weltweiten Wettbewerb zu sichern. Die mit EDA-Forschung und -Entwicklung verbundenen Auswirkungen auf die Volkswirtschaft, die Sicherung von Arbeitsplätzen eingeschlossen, sind mithin bedeutsam – ohne EDA gäbe es schließlich keine Chips und damit keine Mikroelektronik.

Ohne EDA wird die weitere Chipentwicklung stagnieren, was sich letztlich negativ auf die deutschen Schlüsselindustrien auswirken und viele Innovationen in fast allen Wirtschaftsbereichen unmöglich machen würde. Das wird aus dem stetig steigenden prozentualen Anteil der Mikro- und Nanoelektronik am Produktwert vieler Güter deutlich, der in den Jahren 1980 bis 2000 von etwa 6% auf über 15 % wuchs. Ein weiterer positiver volkswirtschaftlicher Effekt der Mikro- und Nanoelektronik ist die Tatsache, dass der Gesamtmarkt für Halbleiter-Bauelemente selbst in wirtschaftlich schwierigen Zeiten stetig gewachsen ist, und mit ihm die dazu gehörenden deutschen Kernmärkte. So liegt der Mikroelektronikanteil an der Wertschöpfung eines Autos mittlerweile bei 15-20%, er steigt auch in anderen Alltagsprodukten weiter an. Damit ist der Zusammenhang zwischen Mikroelektronik und den für Deutschland volkswirtschaftlich bedeutenden Branchen wie der Automobilindustrie offensichtlich. Die öffentliche Förderung von EDA-Forschung und -Entwicklung kommt demnach der Industrie in Deutschland zugute. Deren Stärkung schafft Arbeitsplätze, die wiederum für mehr Steuereinnahmen sorgen. Diese positiven Auswirkungen der EDA-Förderung sind nicht offensichtlich, ein treffendes Bild ist ihre grafische Darstellung als der initiale Hebel, der mit wenig Kraft- bzw.



Die Mikro- und Nanoelektronik tut der deutschen Volkswirtschaft gut: Auch in den schwierigen Zeiten (2003-2005) wuchs der Halbleitermarkt und mit ihm die deutschen Kernmärkte Telekommunikation, Kfz-Elektronik und Datentechnik.



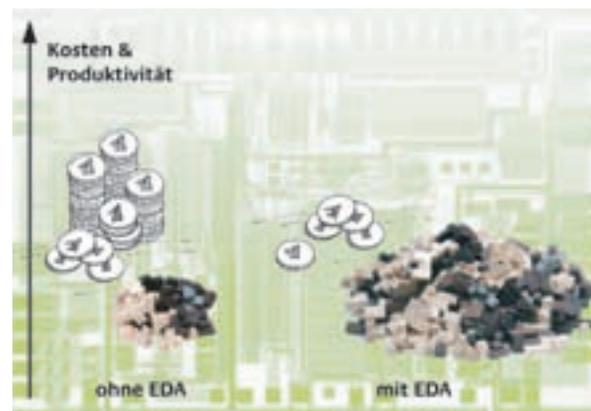
EDA wirkt über einen Hebel auf die Gesellschaft: Mit wenig Kraft- bzw. Finanzaufwand werden die weiteren Teile der Wertschöpfungskette in Gang gesetzt.

Finanzaufwand die weiteren Teile der Wertschöpfungskette bewegt. Auf diese Weise konnte eine vergleichsweise geringe Investition von 3 Mrd. US-Dollar in den weltweiten EDA-Markt in 2003 eine Wertschöpfung von 134 Mrd. US-Dollar im Halbleitermarkt ermöglichen. Die Erfolge des Halbleitermarkts haben ihrerseits positive Auswirkungen auf Wirtschaft und Gesellschaft gezeigt. Ein Paradebeispiel für den Erfolg der Mikroelektronik ist die Mobilfunkbranche: In nur 10 Jahren wurden dort doppelt so viele Arbeitsplätze geschaffen und fast doppelt so viel Umsatz erwirtschaftet wie in der zivilen Luftfahrt in 80 Jahren.

Alle diese Überlegungen belegen die immense Bedeutung von EDA und die Notwendigkeit, in EDA zu investieren. Allerdings ist die Relation der vergleichsweise geringen Größe des EDA-Marktes zu der hohen Komplexität der zu lösenden Aufgaben auch problematisch: Anstrengungen in EDA sind mit einem erheblichen Risiko für alle Beteiligten verbunden, das nur durch die Förderung von EDA abgeschwächt werden kann.

Dass Deutschland und Europa in den zu Beginn genannten Anwendungsbereichen mittlerweile zur Weltspitze gehören, ist auch der EDA-Förderung durch das BMBF und die EU zu verdanken. International haben diese Förderprojekte ein hohes Ansehen und man bescheinigt ihnen eine sehr hohe Effizienz. Und hier setzt sich die in Kapitel 4 (Allmählich wird es eng - wie EDA zum Flaschenhals wurde) begonnene Geschichte von EDA fort: Als in den 80er Jahren die Umsätze der EDA-Industrie rasant stiegen, wurde die Bedeutung des hochattraktiven Themas EDA erkannt. So kam es gerade in Europa zu einer Blütezeit der EDA-Forschung.

In Deutschland etablierte sich das EIS-Projekt (Entwurf Integrierter Schaltungen), das dank großzügig bereitgestellter Mittel viele an einen Tisch brachte, die deutschen EDA-Aktivitäten vernetzte und sich neben seinen EDA-Aktivitäten große Verdienste erwarb, indem es die Ausbildung im Schaltungsentwurf an Universitäten systematisch förderte. Auf europäischer Ebene wurde EDA dann großzügig im Rahmen von JESSI (Joint European Submicron Silicon Initiative) gefördert. Mehrere große Projekte befassten sich mit Frameworks, Synthese, Analogentwurf, Test, usw. Trotz zahlreicher Einzelerfolge gelang es damals nicht, die europäische EDA-Szene nachhaltig zu etablieren, woraufhin die öffentliche Förderung zu Beginn der 90er Jahre zunächst reduziert wurde. Was war geschehen? Ähnlich wie in den Kernbereichen der Mikroelektronik hatte Europa auch bei EDA wesentliche Grundlagenarbeit geleistet, leider aber war es nicht gelungen, diese in wirtschaftliche Erfolge umzuwandeln. Spätestens 1995 war klar, dass sich eine bedeutende europäische EDA-Industrie nicht entwickeln würde. Das Thema verlor deutlich an Attraktivität und viele Forschungsaktivitäten an den Hochschulen wurden eingestellt. Gleichzeitig erkannte die Mikroelektronikindustrie, dass zur Sicherstellung der Designfähigkeit erneut größere eigene Anstrengungen nötig sein würden, denn EDA hatte begonnen, sich anwendungsspezifisch zu entwickeln. Die seit den 80er Jahren etablierte Vorgehensweise, alle notwendigen EDA-Werkzeuge bei den bekannten EDA-Firmen zu kaufen, wurde daraufhin in Frage gestellt. Führende Firmen wie IBM, Intel und LSI Logic investierten wieder verstärkt in die Entwicklung eigener EDA-Werkzeuge. Das BMBF griff das Thema EDA mit dem Förderschwerpunkt System Engineering (SSE) in den Jahren 1997 bis 2000 erneut auf. Dieser Förderschwerpunkt konzentrierte sich mit nachhaltigem Erfolg auf den unmittelbaren Bedarf der deutschen Halbleiterindustrie. Zu den erfolgreichen Ergebnissen zählen unter anderem Firmengründungen sowie Entwicklungszeitverkürzungen von 30 bis 85 %, wie zum Abschluss von SSE resümiert werden konnte. Eine Fortführung der Förderung war daher angeraten. Seit 2001 wird EDA im Förderschwerpunkt „Entwurfsplattformen für komplexe angewandte Systeme und Schaltungen der Mikroelektronik“, kurz Ekompas, vom BMBF gefördert. Auch hier rechtfertigen



Die Vorteile von EDA liegen auf der Hand: Mehr Funktionalität für weniger Geld.

die bisherigen Erfolge das für bis heute 17 eingebundene Verbundprojekte bewilligte Gesamtvolumen von fast 170 Millionen Euro (Stand September 2005).

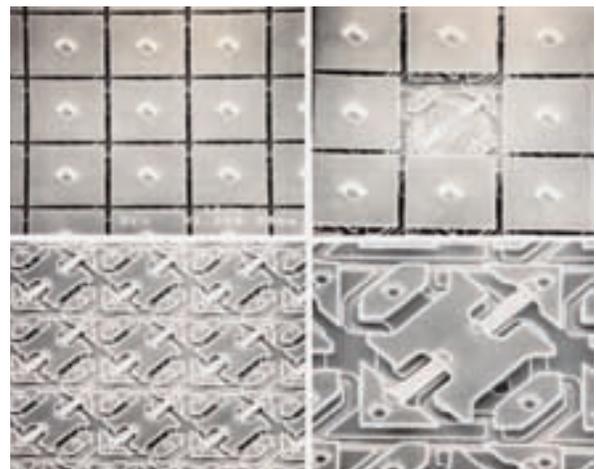
Das folgende Kapitel gibt einen Ausblick auf die Aufgaben, die EDA in Zukunft zu bewältigen hat. Es wird deutlich werden, dass auch künftig ein enormer Bedarf besteht, eigene EDA-Forschung zu betreiben, um Arbeitsplätze, den Standort Deutschland und die erreichte Platzierung Deutschlands an der Weltspitze zu sichern.

EDA für die Zukunft

Die Zahl der Transistoren künftiger Chips mit Leiterbahnbreiten von nur mehr 65, 45 oder gar 22 nm wird auf mehrere Milliarden ansteigen. Im Jahr 2005 konnten erste Chips mit mehr als 1 Milliarde Transistoren hergestellt werden, was mehr als einer Verhundertfachung in den letzten zehn Jahren entspricht.

Parallel dazu wird der Entwurfszyklus für solche komplexen Chips wettbewerbsbedingt von derzeit einem Jahr weiter abnehmen. Die Anforderungen an das Chipdesign werden durch die speziellen Anwendungsbereiche der deutschen Industrie noch weiter verschärft. Automobilelektronik, Medizintechnik oder Chipkartensysteme bestehen aus extrem heterogenen Komponenten, die - zumeist - mit höherem Aufwand zu entwerfende gemischt analog/digitale Funktionalitäten enthalten.

Niemand weiß, wie lange Moores Gesetz noch seine Gültigkeit behalten wird. Bisher wurde noch jede behauptete Grenze überschritten; selbst vermeintliche physikalische Limits erwiesen sich als überwindbar: Jeder Physiker weiß: Optische Mikroskope können normalerweise keine Punkte mehr tren-



Elektronik trifft Mechanik: Array aus elektronisch ansteuerbaren, beweglichen Siliziumspiegeln der Größe $16\mu\text{m} \times 16\mu\text{m}$ für Daten- und Videoprojektoren.

nen, die weniger als die Hälfte der Wellenlänge des abbildenden Lichtes voneinander entfernt sind. Umgekehrt sollten sich auch keine Strukturen auf einen Wafer projizieren lassen, die kleiner als diese Beugungsgrenze sind. Beim sichtbaren Licht liegt diese Grenze bei ungefähr 240 Nanometern. Der Chipindustrie aber ist es gelungen, Eigenheiten des Lichtes (Phase Shifting, Optical Proximity Correction) zu nutzen, die die Abbildung von Strukturen gestatten, die nur ein Drittel der Wellenlänge des abbildenden Lichtes groß sind. Einen weiteren Fortschritt um 15% wird ein Verfahren bringen das Immersionslithographie genannt wird: Zwischen die Frontlinse des Lithographen – jenes optischen Gerätes, das die Strukturen der Maske auf die Photolackschicht eines Wafers überträgt – und den Wafer wird eine Schicht Wasser eingebracht, was Auflösung und Tiefenschärfe erheblich verbessert. Unabhängig davon steht die Lithographie mit extremem Ultraviolett, EUV, ins Haus, die mit Wellenlängen von nur mehr 13,5 Nanometern arbeitet. Wenn es auch hier gelingt, noch mit einem Drittel der Wellenlänge zu strukturieren, würde das Verfahren Chipstrukturbreiten von nur mehr vier Nanometern tragen. In einem Siliziumkristall liegen auf dieser Strecke nur mehr 17 Atome nebeneinander. Damit ist die Basis der mit heutigen Technologien nutzbaren Materie erreicht.

Schon lange vor dem Erreichen einer solchen Basis werden die Anforderungen an EDA extrem steigen und es werden neue Phänomene zu beherrschen sein. Dabei geben die im Kapitel „Widrigkeiten bei Chipentwurf – Optimierte Lösungen für vertrackte Probleme“ dargestellten Aspekte einen Vorgeschmack. So verliert mit zunehmender Verkleinerung das vertraute Ohmsche Gesetz seine Gültigkeit, – der Strom durch einen Widerstand ist der angelegten Spannung proportional – denn es verdankt sein Bestehen den statistisch fein verteilten Zusammenstößen der Leitungselektronen mit den Atomen des Leiters. Im Nanokosmos aber sind die Distanzen so klein, dass die Elektronen größtenteils stoßfrei „fliegen“, im elektrischen Feld „ballistisch“ sind wie ein im Schwerfeld geworfener Stein. Dann verliert der Begriff der „Dotierung“ an Sinn. Bei den gegenwärtigen Abmessungen der Chiptransistoren kann man sich das Silizium noch halbwegs gleichförmig mit den die elektronischen Eigenschaften bestimmenden Fremdatomen gespickt, also dotiert, vorstellen. Werden die Transistoren noch kleiner, hat der eine Transistor zwangsläufig mal mehr, der andere mal weniger Dotie-

ratome. Tatsächlich gibt es schon Transistoren, die ganz ohne Dotierung auskommen, dafür ist vermehrt darauf zu achten, dass an kritischen Stellen nun überhaupt keine Fremdatome mehr vorhanden sind. Damit verändert sich das bisher vornehmlich auf rein logische Zusammenhänge konzentrierte Chipdesign, es muss mit Hilfe von EDA verstärkt physikalische Effekte – verschärfte Constraints – berücksichtigen. Erst recht dann, wenn Quanteneffekte zu Tage treten. Hier könnten fehlertolerante Entwürfe die Lösung sein. Doch nicht nur die Physik wird wichtiger: Die durch den Herstellungsprozess bedingten Fertigungsschwankungen schrumpfen beim Abstieg in den Nanokosmos nicht im gleichen Maße wie die Dimensionen der Transistoren und Leitungen. Damit kommt auch der Statistik eine zunehmende Bedeutung zu. EDA muss auch dies berücksichtigen. Einen Chip mit 100 % funktionierenden Transistoren herzustellen, wird zukünftig – wenn überhaupt – nur mit extrem hohen Kosten und mit geringer Ausbeute zu erreichen sein. Prozessschwankungen, zunehmende Empfindlichkeit gegen Partikel, Übersprechen von Signalen, parasitäre Effekte und andere Störungen, wie sie etwa durch die speziellen Layout-Geometrien von Verbindungsleitungen verursacht werden, führen in Verbindung mit immer niedrigeren Versorgungsspannungen und entsprechend zunehmender Empfindlichkeit gegen Spannungsschwankungen zu immer größeren Problemen bei der Zuverlässigkeit mikro- und nanoelektronischer Bausteine. Verschärft wird dieses Problem zusätzlich durch den zunehmenden Leistungsverbrauch, der immer mehr durch Leckströme bestimmt wird und nur durch ebenenübergreifende Optimierungen reduziert werden kann. Die Folge: Ohne entsprechend angepasste EDA kein funktionierender Chip.

Mit dem Übergang von der Mikroelektronik zur Nanoelektronik muss EDA trotz physikalisch bedingter uneindeutiger Schaltfunktionen auf den untersten Chipentwurfsebenen dennoch den sicheren Entwurf zuverlässiger und robuster Systeme ermöglichen. Die zunehmend komplexer werdenden nanoelektronischen Systeme müssen schnell und fehlerfrei zu entwerfen sein, um bei den immer komplexer werdenden Herstellungsprozessen für eine möglichst hohe Ausbeute und entsprechend robuste Produkte für einen zuverlässigen Betrieb zu sorgen. Nur so kann die Mikro- und Nanoelektronik ihr exponentielles Wachstum fortsetzen und in Deutschland maßgeblich zur Sicherung und Schaffung neuer Arbeitsplätze beitragen. Wettbewerbsfähig ist nur, wer in der Lage

ist, immer komplexere Produkte fehlerfrei in immer kürzeren Zeiten und zu möglichst niedrigen Kosten zu entwerfen. Sicheres Design unter immer komplexeren Bedingungen ist daher **die** Herausforderung für EDA!

Diese steigende Bedeutung von EDA ist auch bei den Chipproduzenten zu bemerken, die EDA einen immer höheren Stellenwert einräumen. Von den drei zentralen EDA-Aufgaben - Beherrschung der Komplexität, Steigerung der Produktivität und Verbesserung der Qualität - hat schließlich in fast 40 Jahren Geschichte keine an Bedeutung eingebüßt. Wegen der Dringlichkeit der Themen Komplexität und Produktivität wird häufig vergessen, dass das Qualitätsproblem (wobei darunter sowohl die Qualität des Entwurfs, aber durchaus auch die Qualität der Entwurfssoftware verstanden werden kann) die größte Herausforderung darstellt. Hier gibt es noch sehr viel Raum für Verbesserungen.

Dies betrifft sowohl Details, als auch das gesamte Spektrum von EDA über alle Entwurfsebenen hinweg. EDA bleibt ein Forschungsthema und damit auch für die Anwenderindustrie eine wichtige dauerhafte Vorfeldaufgabe. Eine öffentliche Förderung wird dabei – sinnvoll genutzt – außerordentlich hilfreich sein. Sparen bei EDA, sei es auf staatlicher oder industrieller Ebene setzt dagegen die eigene Designfähigkeit aufs Spiel und gefährdet langfristig den Geschäftserfolg bei Mikro- und Nanoelektronikprodukten.

Wenn künftig in das Silizium zudem nicht nur elektronische sondern auch mechanische, fluidische, optische womöglich auch biologische Funktionalitäten integriert werden, kommt EDA in ganz neue Dimensionen. Die Anfänge sind gemacht: In vielen Videobeamern etwa lenken kleine, elektrostatisch auslenkbare Siliziumspiegel das Licht so, dass ein schnell bewegliches Bild entstehen kann. Plastikplättchen mit eingepägten Mikrofluidikkanälen sind bereits in der biochemischen Analytik zu finden, in Silizium könnte gleich eine Steuerungs- und Auswerteelektronik mit integriert sein.

So werden sich Computersysteme der Zukunft stark an die Belange des menschlichen Lebens und Zusammenlebens anpassen. Sie werden flexibler und autonomer und manifestieren damit eine der folgenschwersten Zukunftsentwicklungen: Das Zusammenwachsen von Technologie und Biologie. Künftige komplexe computerisierte Systeme werden lebensähnlich – oder „organisch“ sein. Ein „organischer Computer“ ist ein selbstorganisierendes System, das sich den jeweiligen Umgebungsbedürfnissen dynamisch anpasst. Organische Computer sind selbst-konfigurierend, selbst-optimierend, selbst-heilend und selbst-schützend. Eine solche künftig in Computerchips zu vertretbaren Preisen integrierbare Intelligenz berechtigt zu den kühnsten Erwartungen. Die Natur jedenfalls kann es: Eine Ameise etwa kann selbstständig in fremdem Gelände manövrieren und ist aufgrund ihrer unabhängig zu bewegenden Gliedmassen extrem

Natur und Technik: Die Ameise, trotz geringer Intelligenz auch im unwegsamen Gelände souverän unterwegs. Der Marsroboter Spirit muss trotz aller Elektronik noch von der Erde ferngesteuert werden.



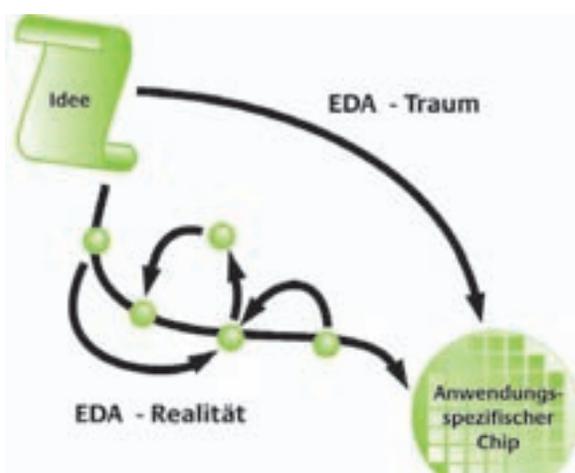
beweglich und flexibel. Dies alles mit einer „Rechenkapazität“ die – auf das verfügbare Volumen bezogen – weit unter dem heutigen Stand der Technik liegt. Der Marsroboter Spirit mit seinen kleinen unflexiblen Rädern musste trotz aller Elektronik und Chips noch von der Erde aus gesteuert werden.

Das Verhalten technischer Systeme steht noch im Gegensatz zu dem von Lebewesen, die unter den unterschiedlichsten Bedingungen adäquat funktionieren und sich auch wechselnden Bedingungen flexibel anpassen können. Hier muss die Funktionalität und Leistungsfähigkeit der Technik durch einen Entwicklungssprung beim Schaltungs- und Systementwurf gesteigert werden. Moores Gesetz und seine zu erwartende Komplexitätssteigerung stellen die dazu nötige Voraussetzung zwar in Aussicht, aber dennoch bleibt es eine enorme Aufgabe für EDA.

Für den Entwurf und die Herstellung elektronischer Schaltkreise wird ein Paradigmenwechsel erforderlich sein. Um organische Systeme zu entwerfen muss der derzeit vorherrschende konservative „Worst-Case“-Ansatz ersetzt werden. Vollkommen neuartige Entwurfsprozesse und Entwurfswerkzeuge sind unerlässlich. Der Paradigmenwechsel beeinflusst alle Ebenen des Entwurfsprozesses und erfordert einen inno-

vativen, auf wesentlich höhere Funktionssicherheit ausgerichteten Entwurfsprozess, der beispielsweise eine fehlertolerante Selbstkonfiguration mit anpassbaren Komponenten und flexiblen Schnittstellen beinhaltet und ein flexibles Zusammenschalten unterschiedlicher Komponenten zu komplexen Systemen berücksichtigen muss.

Bis es zu einem Zusammenfließen von Mikro- und Nanoelektronik, Mikrosystemtechnik, Biologie und anderen Disziplinen kommt, haben die EDA-Entwickler mit der konventionellen Elektronik genug zu tun. Von den EDA-Tools der nächsten Generation wünschen sie sich, dass sie gleichsam mitdenken und selbstständig unter Berücksichtigung aller Randbedingungen aus der Idee (Spezifikation) den Chip bzw. dessen Maskensatz entwickeln – den Chip auf Knopfdruck. Und das nicht nur für die einfacher zu entwerfenden Digitalschaltungen, sondern auch für analoge Schaltungen, für die bisher noch viel „Handarbeit“ nötig ist. Der Weg dorthin ist aber weit. Realistisch ist dagegen eine Qualitätssteigerung der EDA-Software, die die Zahl teurer Lernschleifen verringert und leistungsstarke ICs hervorbringt – möglichst vollautomatisch, schließlich heißt EDA ja „**Electronic Design Automation**“.



Der Traum des EDA-Entwicklers sieht einen direkten Weg von der automatisch lesbaren formulierten Idee bis zum zum Chip vor – die Realität allerdings ist geprägt von rekursiven Schritten mit Wiederholungen und Rückfällen.

Glossar

Algorithmen

Genau definierte Handlungsvorschriften zur Lösung eines Problems oder einer bestimmten Art von Problemen.

Analoge Signale

Signale, deren Stärke (Amplitude) kontinuierlich jeden Wert zwischen einem Minimum und einem Maximum annehmen können. Gegenteil: Digitalsignale.

Analoge Technik

Technik, die zeit- und wertkontinuierliche physikalische Größen (z.B. Druck, Strom, Spannung) empfängt, überträgt, verarbeitet oder sendet.

Analog-Digital (AD)-Wandler

Wandelt analoge Signale in digitale Daten und umgekehrt. Gegenteil: Digital-Analog (DA)-Wandler.

AND-Gatter

(engl. And(Und)) Logisches Gatter, dass am Ausgang logisch 1 ist, wenn alle Eingänge logisch 1 sind. \Rightarrow Gatter

Bit

Kleinste Einheit binärer Daten (1 oder 0).

Blockschaltbild

Eine Darstellung, bei der Funktionen und Komponenten als Blöcke repräsentiert werden.

Byte

Datentyp in einigen Programmiersprachen für eine 8 Bit breite Einheit (1 Byte = 8 Bit).

CAD

Computer Aided Design - computergestützter Entwurf

Chip

Umgangssprachlicher Name für \Rightarrow Integrierter Schaltkreis

Chiparchitekturen

Strategische Auslegung des Signalfluß- und Logikschemas, siehe auch Chipkomplexität.

Chipentwurf, Schaltungsentwurf

Strukturierte Umsetzung einer funktionalen Idee bzw. Spezifikation für einen gewünschten Chip bzw. Schaltung in Fertigungsunterlagen, z. B. in Maskensätze, die die geometrischen Strukturen der integrierten Schaltung beinhalten.

Chipkomplexität

Komplexität eines ICs, zumeist repräsentiert durch die Anzahl der Transistoren bzw. der Funktionalität pro Chip(-fläche).

CMOS-Technik

Grundlegende Schaltungstechnik für integrierte Schaltkreise (Complementary Metal Oxide Semiconductor). Die weitaus meisten Silizium-ICs werden derzeit in CMOS-Technik hergestellt.

Constraints

Randbedingungen, die die Freiheitsgrade beim Chipentwurf begrenzen.

CPU

engl. Central Processing Unit \Rightarrow Mikroprozessor

Design-Gap (Entwurfslücke)

Unterschied zwischen der Komplexität von Schaltkreisen, die mit einer gegebenen Fertigungstechnologie theoretisch herstellbar sind und derjenigen Komplexität, die im Chipentwurf von der Idee in Fertigungsdaten umgesetzt werden kann.

Dielektrizitätskonstante

Maß für die Kapazitätssteigerung, die ein Material zwischen zwei Kondensatorelektroden erbringt.

Digitaltechnik

Technik, die mit nur zwei elektrischen Zuständen arbeitet (z.B. 1 und 0).

Dotierung

Einbringen (Implantation) einer sehr geringen Konzentration von Fremdatomen in eine Schicht oder ins Grundmaterial eines elektronischen Bauteiles oder ICs. Dadurch gezielte Veränderung der Schichteigenschaften (z.B. Leitfähigkeit).

Electronic Design Automation (EDA)

(Elektronische Entwurfsautomatisierung) Computergestützter, weitgehend automatischer Entwurf komplexer Schaltungen bzw. ganzer Systeme von der Erstellung einer Spezifikation bis hin zu ihrer funktionalen Umsetzung als Produkt.

Entwurfsebene

Der Abstraktions- bzw. Detailliertheitsgrad eines Entwurfs kann in unterschiedlichen, so genannten Entwurfsebenen, dargestellt werden. Diese Ebenen reichen von der Systemebene, in der das vollständige System in seiner Gesamtheit erfassbar ist bis hin zur Bauelement- bzw. Transistorebene, in der jedes Bauteil in allen Details beschreiben ist und die damit zur Systemübersicht unbrauchbar ist.

Entwurfsfähigkeit

Fähigkeit, die für eine Fertigung nötigen Daten von einer Idee bzw. Spezifikation abzuleiten.

Entwurfsproduktivität

Anzahl aller Logikgatter bzw. anderer Schaltungsbauteile, welche pro Entwickler und Zeiteinheit entworfen werden können.

Frontend-Prozesse

Halbleitertechnologische Herstellung der Strukturen von integrierten Bauelementen auf dem Wafer bis hin zur Leiterbahn-Metallisierung (Waferprozessierung).

Gatter

Ein Schaltkreis, der einen oder mehrere Eingänge und einen einzigen Ausgang besitzt. Der Zustand des Ausganges ist dabei eine Funktion der Logiksignal-Kombination der Eingänge und der Funktionalität des Schaltkreises. Fundamentale Logikgatter sind Boolesche Funktionen wie \implies AND, OR, NAND und NOR.

Giga

Vorsilbe von Einheiten, steht für 10^9 oder 1 Milliarde.

Halbleiter

Material, dessen elektrische Eigenschaften sich durch das Einbringen bestimmter Fremdatome (Dotierung) zwischen denen eines elektrischen Leiters und eines Isolators einstellen lassen.

Hardware

Normalerweise Sammelbegriff für alle Baugruppen und Peripheriegeräte eines Computers. Bei der Entwicklung elektronischer Schaltungen auch der Teil von Funktionen, der mittels festverdrahteter Bauelemente realisiert wird.

HDL

(engl. Hardware Description Language) Hardwarebeschreibungssprache bezeichnet eine Sprache innerhalb einer allgemeinen Klasse von Computersprachen in der Elektronik. Mit ihr können Operationen von Schaltungen und ihr Design beschrieben, sowie in Simulationen getestet werden.

Hot Spot

Stelle auf dem Chip, die aufgrund hoher Ströme oder Schaltaktivitäten heiß wird.

Integrierter Schaltkreis

(Integrated Circuit, IC)

Ein IC ist eine auf einem Halbleiterstück realisierte elektrische Schaltung.

Immersion

Einbettung in ein anderes (meist flüssiges) Medium. Erhöhung des Auflösungsvermögens eines Mikroskops durch einen Tropfen Immersionsflüssigkeit zwischen Deckglas und Objektiv.

Integrationsgrad

In der Elektronik: Absolute Anzahl der Transistoren auf einem Chip. Der Integrationsgrad ergibt sich aus der Integrationsdichte (Anzahl Transistoren pro Flächeneinheit) und der Chipgröße. Ein Pentium-P4EE-Chip besteht z.B. aus ca. 170 Millionen Transistoren, ein Athlon-64 X2-Prozessor besteht aus rd. 154 Mio. Transistoren und aktuelle Grafik-CPU's haben ca. 300 Mio Transistoren.

Layout

Die physikalische Implementierung eines IC-Entwurfs in konkrete geometrische Elemente. Diese repräsentieren Transistoren, Zellen und Blöcke, sowie deren Platzierung und Verbindung. Das Layout ist der Konstruktionsplan für den Maskensatz. \implies Maske

Leistungselektronik

Teilgebiet der Elektrotechnik, in dem besonders hohe elektrische Ströme und Spannungen mit elektronischen Bauelementen umgeformt, gesteuert oder geschaltet werden.

Lithographie

Verfahren in der Halbleitertechnologie zur Übertragung der Strukturdetails aus dem Maskensatz (⇒ Maske) auf den Chip. Meist kommt das Prinzip der optischen, verkleinernden Projektion mehrerer das Abbild des Chips enthaltenden Belichtungsvorlagen (analog zum Dia), auf den Wafer zum Einsatz.

Maske

Belichtungsvorlage, deren Strukturen mittels ⇒ Lithographie auf einen ⇒ Halbleiter bzw. Wafer übertragen werden.

Mega

Vorsilbe von Einheiten, steht für 10^6 bzw. eine Million.

Mikroprozessor

(engl. Central Processing Unit, CPU) hochkomplexes elektronisches Rechenwerk auf einem Chip.

Mixed-Signal-Design

Ein Design, das analoge und digitale Schaltungen enthält.

Modul

Die Zusammenfassung mehrerer Basisbausteine zu einer komplexeren Schaltung.

Moore's Gesetz

Beobachtung, die von Gordon Moore (Intel) Mitte der 60er Jahre gemacht wurde. Die Anzahl der Transistoren auf einem Chip verdoppelt sich alle 18-24 Monate.

NAND Gatter

(engl. Not And (Nicht Und)) Logisches Gatter, das nur dann eine 0 am Ausgang ausgibt, wenn alle Eingänge 1 sind und eine 1 am Ausgang ausgibt, wenn mindestens ein Eingang 0 ist.

Nanometer

10^{-9} Meter, der Millionste Teil eines Millimeters.

Nanoelektronik

Mikroelektronik mit funktionsbestimmenden Strukturen unter 100 Nanometer.

Optical Proximity Correction

Ein Verfahren der ⇒ Lithographie, welches Unschärfen bei der Abbildung korrigiert. Dies wird erreicht, indem man zusätzliche Strukturen, die kleiner als die verwendete Wellenlänge sind, in die ⇒ Maske integriert.

Optimierung

Im Entwurfsprozess: Verbesserung eines Entwurfs bzgl. Fläche, Geschwindigkeit, Effizienz und Effektivität.

Packaging

Gesamtheit einer großen Vielfalt von Produktionsschritten für die „Verpackung“ eines Chips in ein Gehäuse, inklusive der Realisierung der Schnittstellen integrierter Schaltkreise mit der Außenwelt.

Parasitäre Effekte

Ungewollte Effekte, die sich bei der Fertigung physikalischer Strukturen ergeben, z.B. die gegenseitige Beeinflussung zweier benachbarter Verbindungsleitungen aufgrund elektromagnetischer Kopplung.

Partitionierung

Aufteilung eines Verfahrens, Systems, Chips oder Moduls in kleinere und damit handhabbare Teilelemente bzw. Teilschritte.

Passive Bauelemente

Elektrische Bauteile, von denen keine steuerbare elektrische Aktivität (Schaltvorgänge, Signalerzeugung, etc.) ausgehen kann, z.B. Widerstände.

Phase Shifting

Ein Verfahren der ⇒ Lithographie, welches den Kontrast bei der Abbildung, durch Ausnutzung von Interferenzeffekten erhöht. Die ⇒ Masken bestehen dazu aus Materialien mit unterschiedlichen Brechungsindizes.

Photolack

Lichtempfindlicher Lack, der im lithographischen (⇒ Lithographie) Herstellungsprozess von Chips zur Strukturbelichtung durch eine ⇒ Maske benötigt wird.

Picosekunde

10^{-12} Sekunden, der Millionste Teil einer Millionstel Sekunde.

Platine

auch Leiterplatte oder gedruckte Schaltung, dient dem Verbinden von elektronischen Bauteilen ohne die Verwendung von Kabeln.

Reinraum

In der Halbleiterindustrie benötigter Raum, in dem die Konzentration luftgetragener Teilchen so geregelt wird, dass die Anzahl der in den Raum eingeschleppten bzw. im Raum vorhandenen Partikel möglichst klein ist.

Silizium, Si

Wichtigstes Halbleitermaterial; wird in der für die Mikroelektronik erforderlichen hochreinen Form über verschiedene Zwischenstufen aus Quarzsand (Siliziumdioxid) gewonnen.

Silizium-Einkristall

Kristall, dessen Bausteine (Atome, Ionen, Moleküle) ein einheitliches, homogenes Kristallgitter bilden. Silizium-Einkristalle werden in der Halbleiterindustrie zur Herstellung von \Rightarrow Wafern, aus denen dann die \Rightarrow Chips gefertigt werden, benötigt.

Silizium-Wafer

Siliziumeinkristall in Form einer kreisrunden Scheibe mit z. B. 200 oder 300 Millimeter Durchmesser und einer Dicke zwischen 500 und 800 Mikrometern. Vorprodukt zur Herstellung der Chips, auf den mittels Lithographie die einzelnen Strukturdetails der zukünftigen Schaltung übertragen werden.

Simulation

Ein Vorgang, bei dem die Funktion der individuellen Komponenten eines Chipdesigns und deren Verbindungen und Taktung simuliert werden.

Software

Software bezeichnet alle nichtphysischen Funktionsbestandteile eines Computers. Dies umfasst vor allem Computerprogramme, sowie die zur Verwendung mit Computerprogrammen bestimmten Daten.

SOI-Techniken

Silicon-on-Insulator, Technologie die bei der Chipherstellung unerwünschte Kapazitäten (\Rightarrow Parasitäre Elemente) senkt.

Spezifikation

Beschreibung der Anforderungen an ein Produkt oder System (Leistung, Größe, Funktionalität usw.).

System on Chip (SOC)

Hochkomplexes multifunktionales System auf einem einzigen Chip (statt Zusammenschalten mehrerer Chips).

Synthese

Übersetzung der (mit \Rightarrow HDL) beschriebenen Spezifikationen in eine logische Anordnung der Schaltungsteile (Gatter und Transistoren).

Transistor

Elektronisches Halbleiterbauelement, das zum Schalten und Verstärken von elektrischem Strom verwendet wird. Basiselement eines ICs.

Verifikation

Sicherstellung, dass ein Chipentwurf der vorgegebenen Spezifikation entspricht.

Via

Vertikale Durchkontaktierung zwischen Metallisierungsebenen eines \Rightarrow Integrierten Schaltkreises.

Wafer

Große, dünne Scheibe eines für die Produktion von Chips geeigneten Halbleitermaterials \Rightarrow Silizium-Wafer.

Wellenlänge

Kleinster Abstand zweier Punkte gleicher Phase einer Welle. Zwei Punkte haben die gleiche Phase, wenn sie im zeitlichen Ablauf die gleiche Auslenkung und die gleiche Bewegungsrichtung haben.

Workstation

Besonders leistungsfähiger Computer zur Benutzung durch eine Person für anspruchsvolle technisch-wissenschaftliche Anwendungen.

Notizen

Diese Druckschrift wird im Rahmen der Öffentlichkeitsarbeit vom Bundesministerium für Bildung und Forschung unentgeltlich abgegeben. Sie ist nicht zum gewerblichen Vertrieb bestimmt. Sie darf weder von Parteien noch von Wahlwerberinnen/Wahlwerbern oder Wahlhelferinnen/Wahlhelfern während eines Wahlkampfes zum Zweck der Wahlwerbung verwendet werden. Dies gilt für Bundestags-, Landtags- und Kommunalwahlen sowie für Wahlen zum Europäischen Parlament.

Missbräuchlich ist insbesondere die Verteilung auf Wahlveranstaltungen und an Informationsständen der Parteien sowie das Einlegen, Aufdrucken oder Aufkleben parteipolitischer Informationen oder Werbemittel. Untersagt ist gleichfalls die Weitergabe an Dritte zum Zwecke der Wahlwerbung.

Unabhängig davon, wann, auf welchem Weg und in welcher Anzahl diese Schrift der Empfängerin/dem Empfänger zugegangen ist, darf sie auch ohne zeitlichen Bezug zu einer bevorstehenden Wahl nicht in einer Weise verwendet werden, die als Parteinahme der Bundesregierung zugunsten einzelner politischer Gruppen verstanden werden könnte.



Bundesministerium
für Bildung
und Forschung

